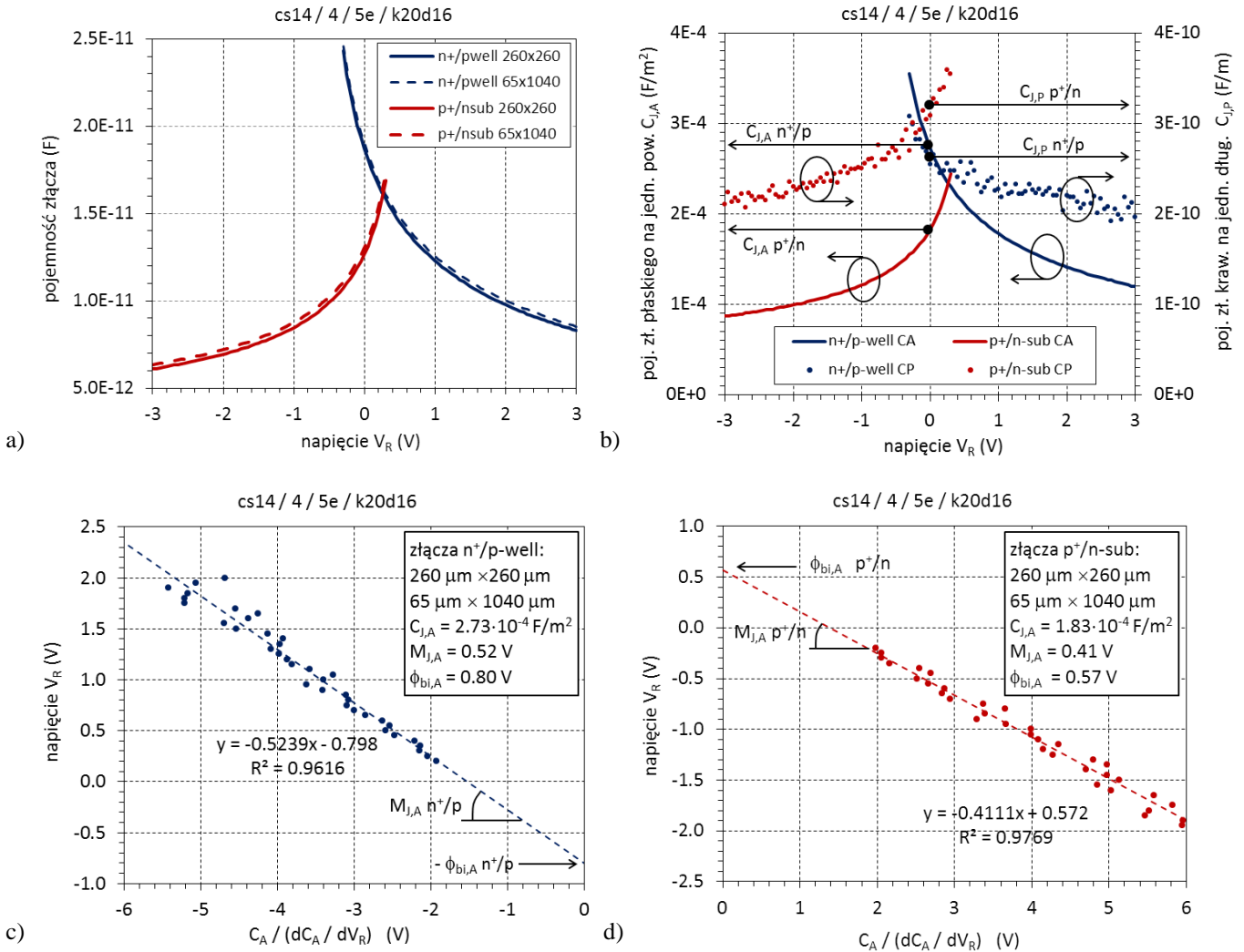


Opisana metoda jest zilustrowana na rys. 46 na przykładzie charakterystyk  $C(V_R)$  prostokątnych diod  $n^+$ -p-well i  $p^+$ -n-sub o wymiarach  $260\mu\text{m}\times 260\mu\text{m}$  oraz  $65\mu\text{m}\times 1040\mu\text{m}$  wytworzonych w ITE w technologii CMOS. W ramach każdego typu dostępne były tylko dwie diody, więc wspomniana wcześniej metoda liniowej regresji zależności pojemności od lateralnych rozmiarów diod sprowadzała się do rozwiązania układu dwóch równań (61) z dwiema niewiadomymi względem zmiennych  $C_A(V_R)$ ,  $C_P(V_R)$ .

$$\begin{cases} C_1(V_F) = A_1 \cdot C_A(V_R) + P_1 \cdot C_P(V_R) \\ C_2(V_F) = A_2 \cdot C_A(V_R) + P_2 \cdot C_P(V_R) \end{cases} \quad (61)$$



Rys.46 Ekstrakcja parametrów modelu pojemności złącza p-n dla dwóch typów złączy:  $n^+$ -p (wyspa) i  $p^+$ -n (podłoże) wytworzonych w ITE w technologii CMOS; wymiary złączy:  $260\mu\text{m}\times 260\mu\text{m}$  oraz  $65\mu\text{m}\times 1040\mu\text{m}$ ; a) charakterystyki  $C(V_R)$ , b) rozseparowane charakterystyki  $C_A(V_R)$ ,  $C_P(V_R)$  wraz z parametrami  $C_{J,A}$  i  $C_{J,P}$  dla obu typów diod, c) ekstrakcja parametrów  $M_{J,A}$ ,  $\phi_{bi,A}$  dla złącza  $n^+$ -p (wyspa), d) ekstrakcja parametrów  $M_{J,A}$ ,  $\phi_{bi,A}$  dla złącza  $p^+$ -n (podłoże) (prace w ITE – nieopublikowane).

Zgodnie z oczekiwaniem (spełniony był warunek  $A_1=A_2$ ,  $P_1<P_2$ ) pojemności diod o kształcie prostokątnym były większe od pojemności diod o kształcie kwadratowym (rys. 46a). Wyniki separacji składowych charakterystyk  $C_A(V_R)$ ,  $C_P(V_R)$  wraz z parametrami  $C_{J,A}$  i  $C_{J,P}$  dla obu typów diod są przedstawione na rys. 46b. Wyniki ekstrakcji parametrów  $M_{J,A}$ ,  $\phi_{bi,A}$  dla obu typów diod są przedstawione na rys. 46c,d. Parametry  $M_{J,P}$ ,  $\phi_{bi,P}$  nie zostały określone ponieważ poszczególne punkty charakterystyk  $C_P(V_R)$  na rys. 46b nie tworzyły dostatecznie gładkiej charakterystyki, jak w przypadku charakterystyk  $C_A(V_R)$ . Rozrzut punktów tych charakterystyk wokół widocznych aproksymacji uniemożliwiał przeprowadzenie pomiarów na wyznaczone za pomocą (61) wartości składowych  $C_A(V_R)$ ,  $C_P(V_R)$ . Zmierzone charakterystyki  $C_1(V_R)$ ,  $C_2(V_R)$  posiadały bowiem zbliżone wartości (rys. 46a), w których wyraźnie dominujący był udział charakterystyki  $A \cdot C_A(V_R)$ . Natomiast różnice udziałów charakterystyk  $P_1 \cdot C_P(V_R)$  i  $P_2 \cdot C_P(V_R)$  były marginalne ze względu na niewielką różnicę długości obwodów zastosowanych elementów testowych. Można łatwo pokazać, że w tych warunkach wpływ rozrzutów charakterystyk pomiarowych na wartości  $C_P(V_R)$  wyznaczone za pomocą (61) jest znacznie większy niż w przypadku  $C_A(V_R)$ . Błąd względny określenia  $C_A$  można wyrazić w postaci  $\delta C_A / C_A \approx (P_2 \cdot \delta C_1 / C_1 - P_1 \cdot \delta C_2 / C_2) / (P_2 - P_1)$ , natomiast błąd względny określenia  $C_P$  wynosi  $\delta C_P / C_P = (\delta C_2 - \delta C_1) / (C_2 - C_1)$ .  $\delta C_1$ ,  $\delta C_2$  oznaczają błędy pomiarów pojemności  $C_1$ ,  $C_2$ . Ze względu na warunek  $C_2 \approx C_1$ , można zauważyć, że  $|\delta C_A / C_A| \ll |\delta C_P / C_P|$ . Warto wspomnieć, że takiego problemu uniknięto w punkcie D.1, gdzie omówiono separację płaskich i peryferyjnych składowych charakterystyk  $I(V_F)$  podobnych diod (rys. 43). Jest to spowodowane znacznie bardziej wiarygodnymi pomiarami charakterystyki  $I(V)$  diod w kierunku przewodzenia.

Jest kilka metod rozwiązania tej niedogodności. W celu zwiększenia różnicy udziałów  $P_1 \cdot C_P(V_R)$  i  $P_2 \cdot C_P(V_R)$  można zastosować elementy o jeszcze bardziej różniących się długościach obwodu, tj. diodę kwadratową oraz diodę prostokątną o jeszcze bardziej wydłużonym kształcie. Można jednak zauważyć, że zwiększenie różnic długości obwodu tą metodą jest stosunkowo małe, natomiast wydłużony element testowy gorzej wkomponowuje się w strukturę testowa. Innym rozwiązaniem jest dioda o strukturze grzebieniowej. Jednak w takim elemencie testowym znajduje się znacznie większa liczba naroży niż w diodzie prostokątnej. To wprowadza dodatkową różnicę pomiędzy dwoma elementami i jest niezgodne ze sformułowanym wcześniej założeniem dotyczącym konstrukcji elementów typoszeregu. Kolejnym rozwiązaniem jest zastosowanie typoszeregu o większej liczbie elementów. Wówczas procedura regresji liniowej względem zmiennego wymiaru geometrycznego prowadzi do "uśrednienia" wynikowych charakterystyk składowych. Jeżeli wymienione rozwiązania konstrukcyjne nie są dostępne, można zastosować procedurę wygładzania zaburzonych charakterystyk metodą filtrowania danych (np. metodą Savitzky-Golay).

D.1. Metoda ekstrakcji pasożytniczych pojemności krawędziowych bramka-źródło/dren  $C_{gso}$ ,  $C_{gdo}$  oraz bramka-podłoże  $C_{gbo}$  w tranzystorach MOS. Określenie tych pojemności jest potrzebne z dwóch powodów. Odpowiadające im parametry CGSO, CGDO, CGBO wchodzą w skład specyfikacji wielu kompaktowych modeli tranzystorów MOS zaimplementowanych w programach do symulacji układów elektronicznych, np. modeli BSIM, EKV. Ponadto określenie tych parametrów umożliwia wyłuskanie ze zmierzonych charakterystyk  $C(V)$  ich składnika wewnętrznego, którego dalsza analiza pozwala m.in. na określanie napięcia płaskich pasm, napięcia progowego, grubości dielektryka bramkowego, profilu domieszkowania pod bramką i in. parametrów struktur MIS, jak było to sygnalizowane np. w punktach B.4, B.5, B.6. Metody określania pojemności krawędziowych na podstawie charakterystyk  $C(V)$ , za pomocą pomiarów parametrów  $S$  oraz poprzez modelowanie zostały opisane w literaturze (np. [12, 7]), także w pracach wykonanych z udziałem autora [78, 121, 122]. W eksperymentalnym wyznaczaniu pojemności krawędziowych bardzo użyteczna jest metoda liniowej regresji. Zostanie to pokrótce omówione na przykładzie pojemności  $C_{gbo}$ ,  $C_{gso}$ .

Do ekstrakcji parametru  $C_{gbo}$  stosowane są charakterystyki  $C_{gb}(V_{GB})$  typoszeregu tranzystorów z bramką o długościach  $L$  i szerokościach  $W$  ( $W \ll L$ ). Efektywne szerokości kanału  $W_{eff}$  różnią się od nominalnych  $W$  o  $\Delta W$ . Na rys. 47a przedstawiono przykładowe charakterystyki  $C_{gb}(V_{GB})$  trzech tranzystorów z kanałem typu n wytworzonych w technologii CMOS (ITE). Dla każdej z charakterystyk podano grubość dielektryka bramkowego wyznaczoną na podstawie pojemności w zakresie akumulacji. Wartości te mieszczą się w przedziale wynoszącym 10% spodziewanej wartości ok. 60nm. Przyczyną tych różnic jest przede wszystkim nieuwzględnienie w obliczeniach udziału zjawisk krawędziowych. Mierzona pojemność  $C_{gb}$  może być wyrażona jako suma trzech składowych (62):

- pojemności toru pomiarowego z uwzględnieniem pojemności pól kontaktowych elementów testowych  $C_{gb,setup}$ ;
- pojemności krawędziowej  $C_{gbo}$  wynikającej z penetracji pola elektrycznego pomiędzy bramką oraz podłożem przez dielektryk na granicy obszaru aktywnego tranzystora (przejście tlenek bramkowy/tlenek polowy);
- pojemności wewnętrznej  $W_{eff} \cdot L \cdot C'_{gb}$ , która zależy od polaryzacji bramki i wynika z pola elektrycznego pomiędzy bramką oraz obszarem aktywnym; w stanie akumulacji  $C'_{gb}$  ma wartość maksymalną równą pojemności dielektryka bramkowego  $C_{ox}$ , a w stanie inwersji  $C'_{gb}$  ma wartość najmniejszą określoną przez szeregowe połączenie pojemności  $C_{ox}$  oraz pojemności obszaru zubożonego pod bramką równej  $\epsilon_s/x_{d,max}$ , gdzie  $x_{d,max}$  oznacza maksymalną szerokość obszaru zubożonego.

$$C_{gb} = C_{gb,setup} + L \cdot C_{gbo} + W_{eff} \cdot L \cdot C'_{gb}(V_{GB}) \quad (62)$$

W celu wyeliminowania nieznannej pojemności  $C_{gb,setup}$  typowo stosowana jest procedura korekcji "open" miernika pojemności. W proponowanej tutaj metodzie niezależnie stosowana jest regresja liniowa oparta na punktach  $(C_{gb}, L)$  gdzie wartości  $C_{gb}$  są wzięte ze zmierzonych charakterystyk  $C_{gb}(V_{GB})$  tranzystorów o jednakowej szerokości kanału  $W_{eff}$ . Wyraz wolny równania prostej regresji określa parametr  $C_{gb,setup}$ . Na rys. 47b przedstawiono wyznaczenie tej zmiennej dla charakterystyk z rys. 47a.

Po przekształceniu (62) dostajemy (63).

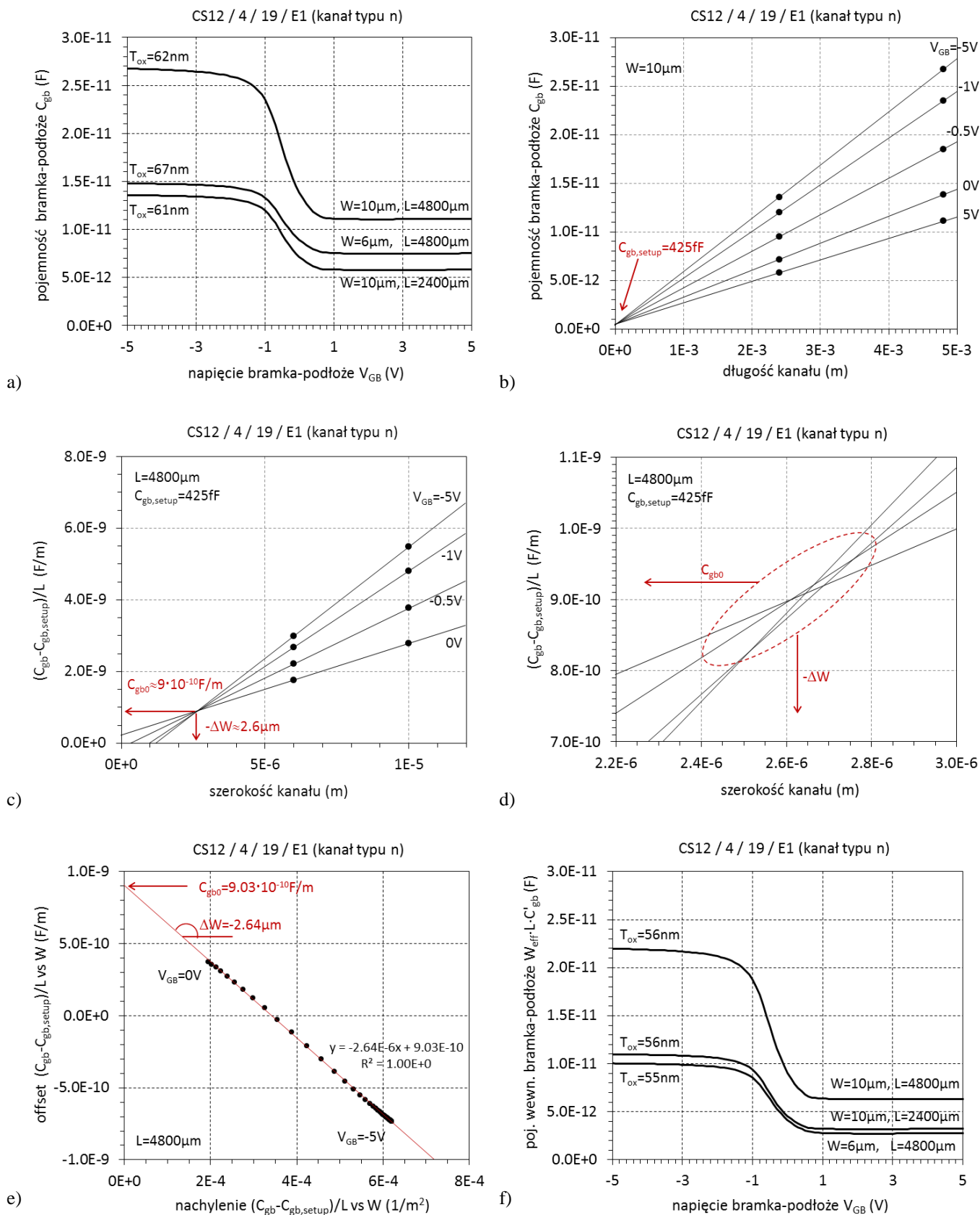
$$(C_{gb} - C_{gb,setup})/L = C_{gbo} + (W + \Delta W) \cdot C'_{gb}(V_{GB}) \quad (63)$$

Zależności  $(C_{gb} - C_{gb,setup})/L$  od  $W$  są teoretycznie liniowe ze współczynnikiem  $C'_{gb}$ , zależnym od napięcia  $V_{GB}$ . Można zauważyć, że niezależnie od wartości  $C'_{gb}(V_{GB})$  proste reprezentujące te zależności winny przecinać się w jednym punkcie o współrzędnych  $(C_{gbo}, -\Delta W)$ , co jest pokazane na rys. 47c. W powiększeniu na rys. 47d widać jednak, że w.w. proste przecinają się w wielu różnych punktach, tzn. w ten sposób nie można określić jednoznacznie pary zmiennych  $(C_{gbo}, -\Delta W)$ . Podobny efekt, opisany był w punkcie D.2 w odniesieniu do określania sumy rezystancji szeregowych  $R_S + R_D$  oraz skrócenia kanału  $\Delta L$  w tranzystorach MOS na podstawie charakterystyk  $I(V)$ . W celu określenia zmiennych  $C_{gbo}$ ,  $\Delta W$  wzorujemy się na metodzie [120]. Po prostym przekształceniu (63) otrzymujemy (64)

$$(C_{gb} - C_{gb,setup})/L = C'_{gb}(V_{GB}) \cdot W + C'_{gb}(V_{GB}) \cdot \Delta W + C_{gbo} = a \cdot W + b \quad (64)$$

gdzie  $b = a \cdot \Delta W + C_{gbo}$ . Regresja liniowa oparta na korelacji między  $W$  i  $(C_{gb} - C_{gb,setup})/L$ , gdzie wartości  $C_{gb}$  są punktami charakterystyk tranzystorów o jednakowej długości kanału  $L$  i różnych szerokościach  $W$ , daje współczynniki  $a$ ,  $b$  w (64) dla danej wartości  $V_{GB}$ . Regresja liniowa oparta na punktach  $(a_i, b_i)$  dla różnych wartości  $V_{GBi}$  daje jednoznacznie wartości  $C_{gbo}$  i  $\Delta W$ . Metoda ta jest zilustrowana na rys. 47e. Warty zauważenia jest niemal idealnie liniowa korelacja między współczynnikami  $a$  i  $b$ . Na rys. 47f przedstawiono skorygowane charakterystyki  $C_{gb}(V_{GB})$  po odrzuceniu wyrazów  $C_{gb,setup}$  oraz  $L \cdot C_{gbo}$ . Są to charakterystyki tranzystora wewnętrznego z dielektrykiem bramkowym. Można zauważyć, że w odróżnieniu od pojemności całkowitych pojemność wewnętrzna tranzystora  $W=10\mu m$ ,  $L=2400\mu m$  jest większa niż tranzystora  $W=6\mu m$ ,

$L=4800\mu\text{m}$ . Na podstawie skorygowanych charakterystyk  $C_{gb}(V_{GB})$  można wyznaczyć poprawne i powtarzalne wartości grubości dielektryka bramkowego oraz maksymalnej głębokości obszaru zubożonego pod bramką  $x_{d,max}=0.4\mu\text{m}$ .



Rys.47 Ekstrakcja pojemności zakładki bramka-podłoże  $C_{gb0}$  oraz zwężenia kanału tranzystora  $\Delta W$  za pomocą pomiarów charakterystyk  $C_{gb}(V_{GB})$  tranzystorów NMOS (konstrukcja grzebieniowa, bez źródeł i drenów) wytworzonych w technologii CMOS (ITE); a) charakterystyki  $C_{gb}(V_{GB})$  zmierzone i odpowiadające im oszacowania  $T_{ox}$ , b) określenie pojemności toru pomiarowego  $C_{gb,setup}$ , c, d) niejednoznaczna ekstrakcja  $C_{gb0}$ ,  $\Delta W$  na podstawie przecięcia prostych regresji  $(C_{gb}-C_{gb,setup})/L$  względem (63) W e) jednoznaczna ekstrakcja  $C_{gb0}$ ,  $\Delta W$  oparta na regresji liniowej b w funkcji a z (64) f) skorygowane charakterystyki  $C_{gb}(V_{GB})$  i odpowiadające im oszacowania  $T_{ox}$  [122]

Do ekstrakcji parametru  $C_{gs0}$  stosowane są charakterystyki  $C_{gs}(V_{GS})$  szeregu tranzystorów o długościach bramki  $L$  i szerokościach  $W$  ( $L \ll W$ ). Efektywne długości kanału  $L_{eff}$  różnią się od nominalnych o  $\Delta L$ . Podobnie jak w przypadku pojemności  $C_{gb}$  przyjmujemy, że mierzona pojemność  $C_{gs}$  może być wyrażona jako suma trzech składowych (65):

- pojemności toru pomiarowego z uwzględnieniem pojemności pól kontaktowych elementów testowych  $C_{gs,setup}$ ;
- pojemności krawędziowej  $C_{gs0}$  wynikającej z obecności pola elektrycznego pomiędzy bramką oraz źródłem w obszarze i sąsiedztwie zakładki bramka/źródło;
- pojemności wewnętrznej  $C'_{gs}$ , która zależy od polaryzacji bramki i wynika z obecności pola elektrycznego pomiędzy bramką oraz obszarem podbramkowym; w stanie akumulacji, zubożenia  $C'_{gs}$  ma wartość bliską zero; w stanie inwersji  $C'_{gs}$  ma wartość maksymalną zmieniającą się pomiędzy  $(2/3)C_{ox}$  w stanie nasycenia i  $(1/2)C_{ox}$  w stanie nienasycenia.

$$C_{gs} = C_{gs,setup} + W \cdot C_{gs0} + W \cdot L_{eff} \cdot C'_{gs}(V_{GS}) \quad (65)$$

W celu wyeliminowania nieznannej pojemności  $C_{gs,setup}$  stosowana jest regresja liniowa oparta na punktach  $(C_{gs}, W)$  gdzie wartości  $C_{gs}$  są wzięte ze zmierzonych (z korekcją "open" lub bez korekcji) charakterystyk  $C_{gs}(V_{GS})$  tranzystorów o jednakowej długości kanału  $L_{eff}$ . Wyraz wolny równania prostej regresji określa parametr  $C_{gs,setup}$ . Po przekształceniu (65) dostajemy (66).

$$(C_{gs} - C_{gs,setup})/W = C_{gs0} + (L + \Delta L) \cdot C'_{gs}(V_{GS}) \quad (66)$$

Zależności  $(C_{gs} - C_{gs,setup})/W$  od  $L$  są teoretycznie liniowe ze współczynnikiem  $C'_{gs}$ , zależnym od napięcia  $V_{GS}$ . Można zauważyć, że niezależnie od wartości  $C'_{gs}(V_{GS})$  proste reprezentujące te zależności winny przecinać się w jednym punkcie o współrzędnych  $(C_{gs0}, -\Delta L)$ . W rzeczywistości tak nie jest (patrz przykład powyżej). W celu jednoznacznego określenia zmiennych  $C_{gs0}$ ,  $\Delta L$  wzorujemy się ponownie na metodzie [120]. Po prostym przekształceniu (66) otrzymujemy (67)

$$(C_{gs} - C_{gs,setup})/W = C'_{gs}(V_{GS}) \cdot L + C'_{gs}(V_{GS}) \cdot \Delta L + C_{gs0} = a \cdot L + b \quad (67)$$

gdzie  $b = a \cdot \Delta L + C_{gs0}$ . Regresja liniowa oparta na korelacji między  $L$  oraz  $(C_{gs} - C_{gs,setup})/W$  daje współczynniki  $a$ ,  $b$  dla różnych wartości  $V_{GS}$ . Regresja liniowa oparta na punktach  $(a, b)$  dla różnych wartości  $V_{GS}$  określa jednoznacznie parametry  $C_{gs0}$ ,  $\Delta L$ .

Analogiczne postępowanie może być przeprowadzone względem charakterystyk  $C_{gd}(V_{GS})$  tranzystorów celem wyznaczenia parametrów  $C_{gd,setup}$ ,  $C_{gdo}$  i ponownie  $\Delta L$ . Wyznaczanie parametru  $\Delta L$  na podstawie różnych charakterystyk umożliwi weryfikację metody i do badania ew. asymetrii konstrukcji rozpatrywanych tranzystorów. Może też mieć zastosowanie w modelowaniu przyrządów niesymetrycznych, np. tranzystorów LDD (ang. *Lightly Doped Drain*) lub tranzystorów wysokonapięciowych.

Metody ekstrakcji parametrów przyrządów półprzewodnikowych oparte na liniowej regresji zastosowanej do punktów pierwotnych lub przetworzonych charakterystyk pomiarowych są powszechnie stosowane. Trzeba jednak mieć na uwadze, że są to metody lokalne, a zgodność określonych w ten sposób charakterystyk modeli p.p. z danymi pomiarowymi poza użytym zakresem danych eksperymentalnych może być niezadowalająca. Ponadto metody te nie uwzględniają zwykle możliwych korelacji pomiędzy określanymi parametrami. Mimo to metody te często są zestawiane w sekwencje pozwalające określać pełne zestawy parametrów wielu modeli typu "compact", np. EKV, BSIM, VBIC.

Opisane w tym punkcie przykładowe metody są stosowane w pracy linii doświadczalnej ITE do charakteryzacji technologii CMOS [123, 124], do charakteryzacji niestandardowych przyrządów mikro- i nanoelektronicznych [125, 126], do charakteryzacji sensorów opartych na tych przyrządach [127, 128], w tym detektorów promieniowania elektromagnetycznego [129], detektorów promieniowania jonizującego [130, 131, 132], sensorów biochemicznych [133, 134]. Autor opracował szereg metod ekstrakcji parametrów tych przyrządów, opracował warunki pomiaru odpowiednich charakterystyk elektrycznych i aktywnie uczestniczył w realizacji zadań w zakresie charakteryzacji.

#### 1.1.1.1. Metody ekstrakcji parametrów modeli przyrządów półprzewodnikowych oparte na optymalizacji.

Metody ekstrakcji parametrów modeli p.p. za pomocą optymalizacji są uogólnieniem metod ekstrakcji parametrów za pomocą regresji liniowej prezentowanych wcześniej na szeregu przykładach. Są one stosowane wówczas, jeżeli model jest nieliniowy względem swoich parametrów. Tak jak w przypadku regresji liniowej polegają one na poszukiwaniu wektora parametrów  $\mathbf{P}_{opt}$  minimalizującego niedopasowanie modelu do danych eksperymentalnych. Typowo przedmiotem optymalizacji jest niedopasowanie modelu stałoprądowego  $I(\mathbf{V})$  modelu, a miarą niedopasowania jest suma kwadratów odchyleń (68) poszczególnych punktów charakterystyki modelu  $I^{mod}(\mathbf{V}_i, \mathbf{P})$  od odpowiadających punktów charakterystyki referencyjnej (zmierzonej lub wyznaczonej przez symulacje za pomocą bardziej dokładnego modelu, np. TCAD)  $I^{ref}(\mathbf{V}_i)$ ,  $i=1,2,\dots,n$ .  $\mathbf{V}$  oznacza wektor napięć wymuszających, natomiast  $\mathbf{P}$  oznacza wektor parametrów modelu.

$$mse(\mathbf{P}) = \sum_{i=1}^n [I^{mod}(\mathbf{V}_i, \mathbf{P}) - I^{ref}(\mathbf{V}_i)]^2 \quad (68)$$

Funkcja błędu (ang. *mean square error* - mse) jest funkcją wektora parametrów  $\mathbf{P}$ . Zadanie ekstrakcji modeli p.p. metodami optymalizacji było szeroko omawiane w literaturze (np. [135, 7]). W rozwiązaniach tam podawanych byłystosowane także inne warianty (66), w których:

- odchylenia  $I^{mod} - I^{ref}$  w poszczególnych punktach były uwzględniane z różnymi wagami w celu uwypuklenia znaczenia pewnego zakresu charakterystyk  $I(\mathbf{V})$ ,
- odchylenia  $I^{mod} - I^{ref}$  były normalizowane względem pewnej wartości prądu,
- uwzględnione były także odchylenia konduktancji wyjściowej modelu od określonej eksperymentalnie [136].

W zadaniu minimalizacji funkcji błędu stosowane były różne metody numeryczne, które są szeroko opisane w literaturze przedmiotu (np. [137, 138, 139]). Najczęściej jednak były stosowane dwie grupy: gradientowe metody quasi-Newtona, np. metoda LM (*Levenberg-Marquardt*), która łączy w sobie metodę największego spadku (wolno zbieżną, ale stabilną) i metodę Newtona (szybko zbieżną, lecz wrażliwą na punkt startowy) oraz metody bezgradientowe reprezentowane przez algorytm NM (*Nelder-Mead*), które nie wymagają analitycznego lub numerycznego wyznaczania pochodnych funkcji celu względem parametrów.

Zadanie ekstrakcji parametrów kopaktowych modeli p.p. metodami optymalizacji jest złożone z kilku powodów. Z powodu znacznej liczby parametrów bardziej zaawansowanych modeli tranzystorów MOS hiperpowierzchnia opisana funkcją celu i rozpięta nad przestrzenią parametrów ma skomplikowany kształt z wieloma lokalnymi minimami. Tymczasem wspomniane wcześniej metody są lokalne, tzn. startując z pewnego punktu  $\mathbf{P}_0$  (wektor wartości początkowych parametrów) generują w przestrzeni parametrów kolejne przybliżenia i na ogół zatrzymują się w napotkanym minimum lokalnym funkcji celu. Innym problemem ekstrakcji parametrów z zastosowaniem metod optymalizacji są korelacje pomiędzy parametrami (przykład: koncentracja domieszki w podłożu tranzystora i grubość dielektryka bramkowego wpływają na napięcie progowe, na współczynnik polaryzacji podłoża). Tymczasem algorytmy optymalizacji bez ograniczeń (ang. *unconstrained optimization*) są konstruowane przy założeniu, że argumenty funkcji celu (tj. poszukiwane parametry) są niezależne. Z powodu korelacji między tymi zmiennymi wyznaczony wektor parametrów  $\mathbf{P}_{opt}$  może zawierać wyrazy "niefizyczne". Dlatego dla procedur optymalizacji bardzo ważny jest wybór odpowiedniego punktu startowego  $\mathbf{P}_0$ . Ponadto stosowane są algorytmy optymalizacji z ograniczeniami (ang. *constrained optimization*), które zapobiegają "wychodzeniu" kolejnych przybliżeń  $\mathbf{P}_k$  poza dopuszczalne zakresy parametrów. Skutecznym sposobem poprawienia działania metod optymalizacji może być podział pełnego zbioru parametrów na podzbiory i prowadzenie ekstrakcji parametrów należących do tych podzbiorów. Operacja taka zmienia bowiem kształt hiperpowierzchni funkcji celu, przez co możliwy jest lepszy dostęp do minimum globalnego. Dzięki sile obliczeniowej metody optymalizacji stały się podstawowym narzędziem w wiodących zintegrowanych systemach do charakteryzacji przyrządów półprzewodnikowych [140, 141], w których dostępne są m.in. opcje wyboru metody optymalizacji i strategii ekstrakcji parametrów.

Z udziałem autora została opracowana aplikacja MOSTXX [142] przeznaczona do ekstrakcji parametrów grupy modeli typu "compact" tranzystorów MOS poprzez dopasowanie charakterystyk modeli do danych pomiarowych metodami optymalizacji. W programie zostały zaimplementowane dwie gradientowe metody optymalizacji typu quasi-Newtona, tj. metody DFP (*Davidon-Fletcher-Powell*) i BFGS (*Broyden-Fletcher-Goldfarb-Shanno*) [138]. Aplikacja została opracowana w środowisku MS EXCEL VBA. Jest ona szerzej przedstawiona w p. 4.5.6.

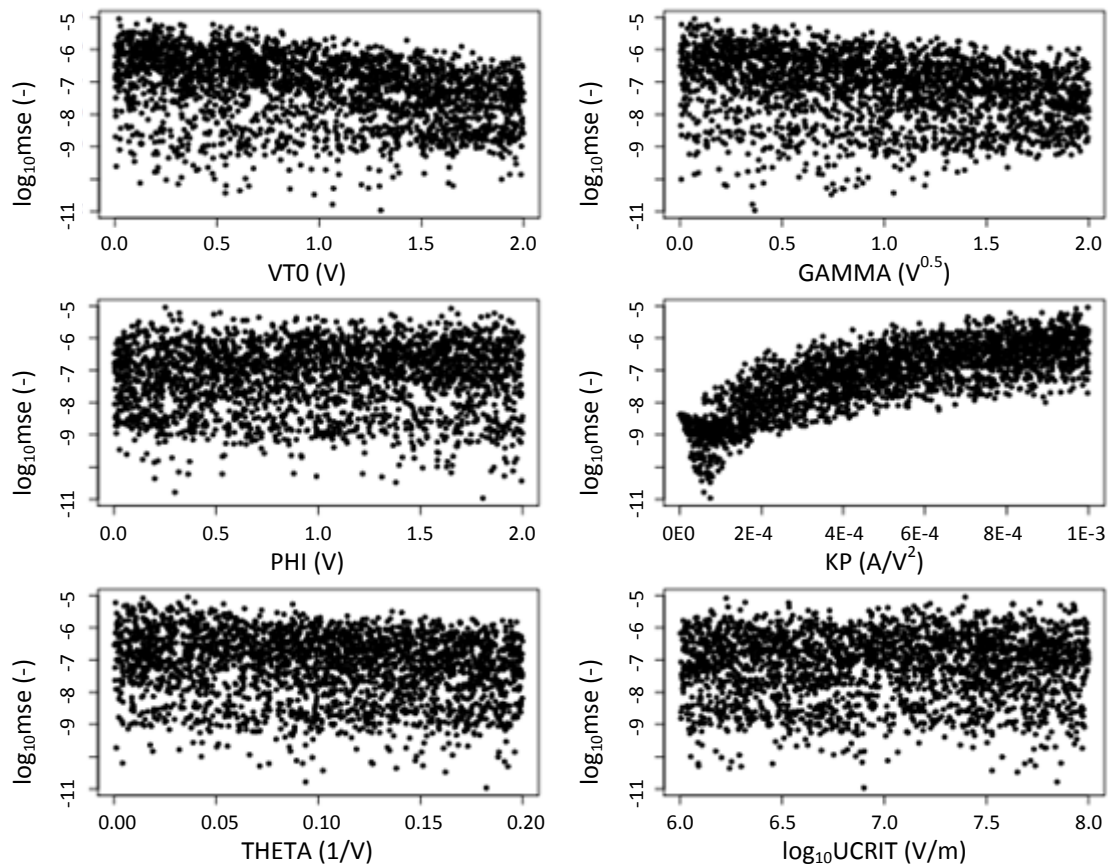
Interesujące podejście do zadania globalnej ekstrakcji parametrów modeli p.p. typu "compact" za pomocą optymalizacji zostało przedstawione w pracy [143]. Do ekstrakcji podzbioru parametrów modelu EKV (KP, VTO, GAMMA, PHI, THETA, UCRIT) został zastosowany jeden z algorytmów ewolucyjnych (ang. *evolutionary algorithm*) - AE [144]. Wychodząc z pewnej populacji startowej algorytm ten generuje kolejne populacje wektorów  $\mathbf{P}$  stosując reguły "wzorowane" na zaobserwowanych prawidłach życia komórek. Algorytmy te posiadają naturalną zdolność wyszukiwania globalnego minimum funkcji celu, lecz charakteryzują się dość wolną zbieżnością. Dlatego dla ekstrakcji parametrów naturalnym rozwiązaniem wydaje się połączenie algorytmu ewolucyjnego z algorytmem optymalizacji lokalnej. Takie rozwiązanie, tj. AE+NM zostało zaprezentowane w pracy [143]. Odniesieniem dla metody AE+NM była metoda NM, dla której punkty startowe były generowane losowo wg rozkładów jednorodnych w określonych z góry dozwolonych przedziałach zmienności parametrów. Z kolei odniesieniem dla metod AE+NM oraz losowanie+NM była zwykła metoda Monte-Carlo niezależnego losowania w.w. parametrów. W eksperymentach dla wylosowanych lub obliczonych wektorów  $\mathbf{P}$  wyznaczono następnie wartości funkcji celu mse.

Wyniki eksperymentu z losowaniem wektorów  $\mathbf{P}$  przedstawiono na rys. 48. Poszczególne wykresy przedstawiają zmienność  $\log_{10}(mse)$  w sześciu przekrojach odpowiadających poszczególnym parametrom modelu. Można zauważyć, że wartości funkcji błędu zmieniają się w zakresie ok. 5 rzędów, przy czym z wyjątkiem parametru KP nie widać istotnej zależności pomiędzy wartością mse i zmianą parametrów. "Tornado" punktów na przekroju chmury próbek w kierunku zmiennej KP jest dość wyraźnie zaznaczone. Jednak "lejek" tego "tornada" jest szeroki, a liczba punktów w "lejuku" jest niewielka. Ponadto nie ma jakichkolwiek oznak istnienia minimum na pozostałych wykresach. Dlatego na podstawie tego eksperymentu nie można zidentyfikować  $\mathbf{P}_{opt}$ .

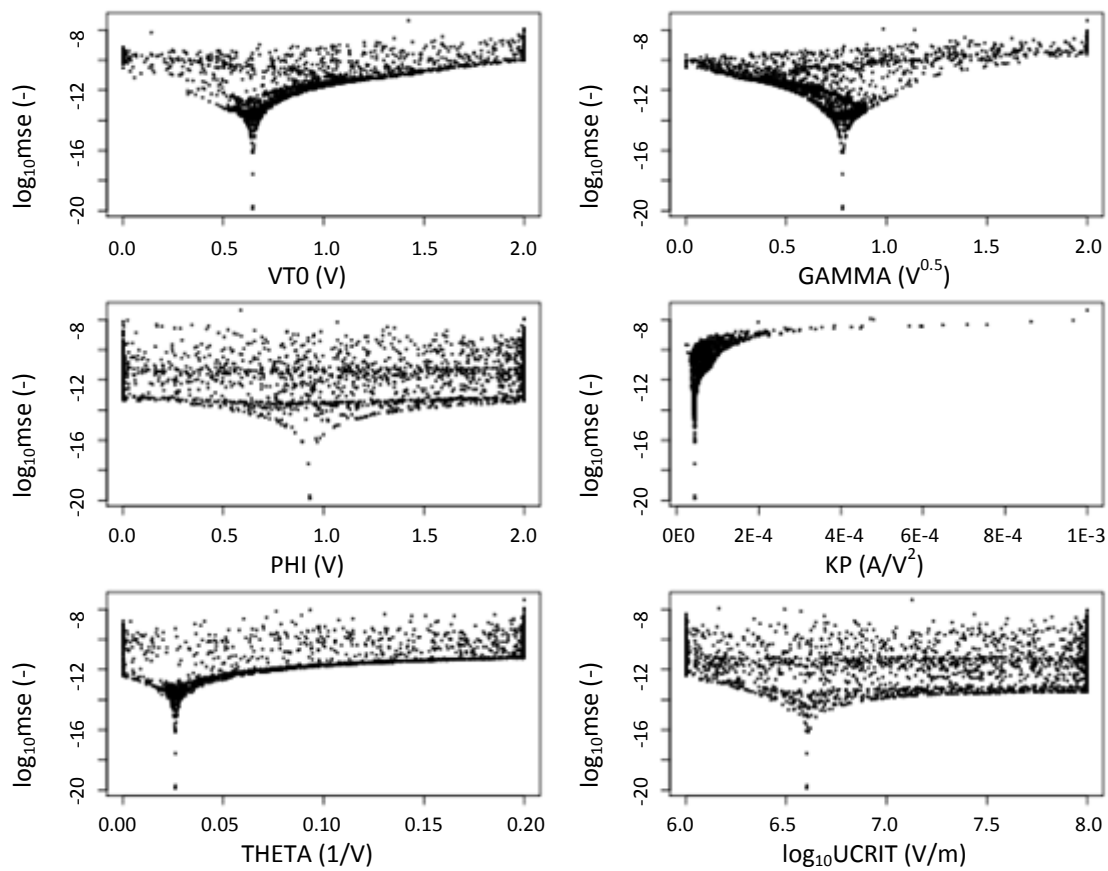
Wyniki eksperymentu z losowaniem wektorów  $\mathbf{P}$ , z których każdy stanowił punkt startowy dla metody NM, przedstawiono na rys. 49. Każdy z punktów na wykresach odpowiada lokalnemu minimum funkcji celu, osiągniętemu z pewnego punktu startowego za pomocą metody NM. Teraz wartości mse w lokalnych minimach zmieniają się w zakresie ok. 12 rzędów. Łatwo zauważyć, że niektóre minima lokalne znajdują się w bardzo bliskim sąsiedztwie minimum globalnego. Mimo, że tych punktów jest niewiele (patrz rys. 51) jest ono wyraźnie zaznaczone na wszystkich wykresach w formie wąskiego "lejka" w chmurze punktów.

Wyniki eksperymentu, w którym zastosowano AE startujący z losowo wybranych punktów, a następnie najlepszy punkt (osobnik z populacji wygenerowanej przez AE) był punktem startowym dla minimalizacji mse metodą NM, są przedstawione na rys. 50. Każdy punkt na wykresach odpowiada lokalnemu minimum funkcji mse. Teraz wartości mse w lokalnych minimach zmieniają się w zakresie ok. 10 rzędów wartości, z tym jednak, że maksymalne wartości mse są tu ok.  $10^2$  razy mniejsze, niż w przypadku zastosowania łączonej metody losowanie+NM. Globalne minimum jest bardzo wyraźne, a udział lokalnych minimów w sąsiedztwie minimum globalnego jest znacznie wyższy niż w poprzedniej metodzie (patrz rys. 51).

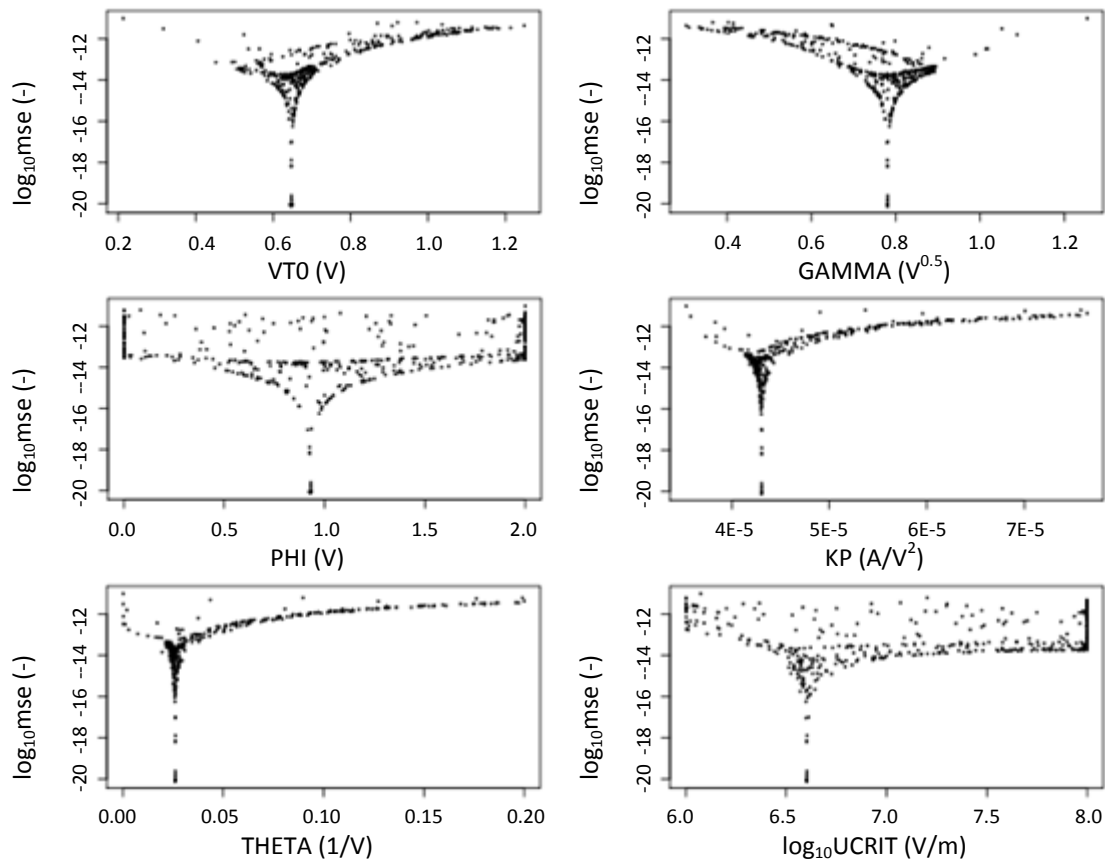




Rys.48 Wykresy typu "tornado" przedstawiające niedopasowania modelu EKV [143]; parametry VTO, GAMMA, PHI, KP, THETA,  $\log_{10}UCRIT$  wybierane losowo.

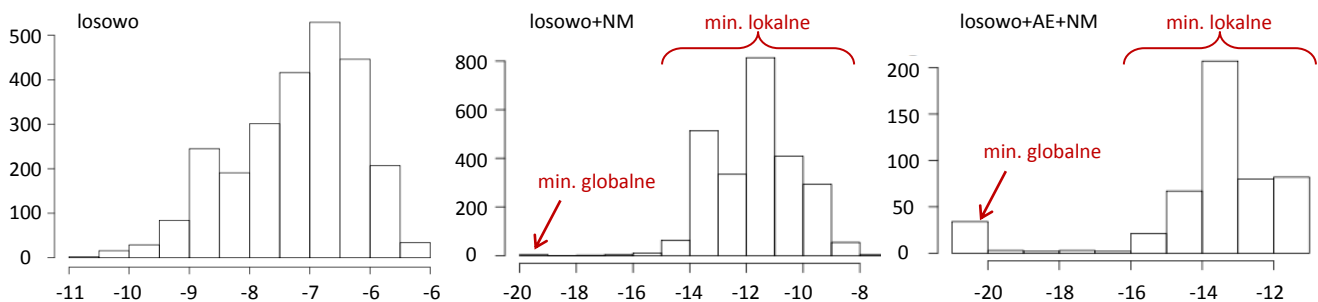


Rys.49 Wykresy typu "tornado" przedstawiające niedopasowania modelu EKV [143]; parametry VTO, GAMMA, PHI, KP, THETA,  $\log_{10}UCRIT$  wybierane losowo, a następnie wykonywana procedura minimalizacji funkcji błędu (mse) metodą Nelder-Mead'a.



Rys.50 Wykresy typu "tornado" przedstawiające niedopasowania modelu EKV [143]; parametry VTO, GAMMA, PHI, KP, THETA,  $\log_{10}\text{UCRIT}$  wybierane losowo wg rozkładów równomiernych, następnie wykonywana procedura minimalizacji funkcji błędu (mse) algorytmem ewolucyjnym, następnie najlepszy osobnik był punktem startowym dla minimalizacji mse metodą Neldera-Mead'a.

Na rys. 51 przedstawiono porównanie rozkładów mse uzyskanych trzema metodami. Widać wyraźnie, że łączona metoda AE+NM pozwoliła uzyskać najbardziej wyraźną estymatę minimum globalnego mse. Bardzo dużą zaletą takiego podejścia jest to, że minimum globalne jest ujawnione na tle dostatecznie licznych innych minimum lokalnych, w których mse jest o kilka rzędów wielkości większa niż w minimum globalnym. Oznacza to niemal bezbłędne dopasowanie modelu do danych wzorcowych. W przypadku zastosowania pojedynczej optymalizacji lokalnej, wynik jest pojedynczym punktem w chmurze z rys. 48-50. Na podstawie takiego wyizolowanego wyniku nie można wnioskować, jakiego typu jest to minimum. Oczywiście ceną za pewność informacji o minimum funkcji celu jest znacznie dłuższy czas obliczeń.

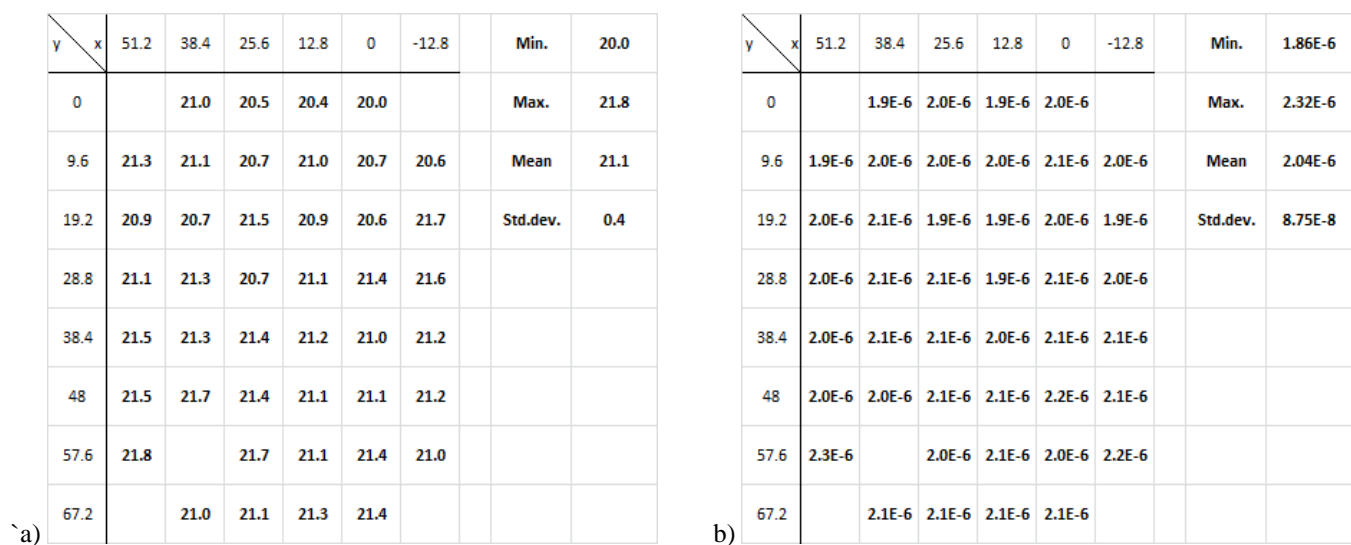


Rys.51 Rozkłady funkcji mse po zastosowaniu trzech metod optymalizacji do ekstrakcji parametrów modelu EKV [143].

### 1.1.1.2. Parametry modeli przyrządów półprzewodnikowych jako źródło informacji o stanie technologii wytwarzania układów scalonych.

Przedstawione powyżej metody służą do wyznaczenia parametrów charakteryzujących pojedyncze przyrządy ew. grupy przyrządów przy założeniu, że ich parametry nie podlegają losowym rozrzutom. Natomiast technologie mikro- i nanoelektroniczne służą do wytworzenia na płytkach podłożowych (głównie krzemowych) bardzo wielu przyrządów półprzewodnikowych i/lub układów scalonych tego samego typu. We współczesnie wytwarzanych układach scalonych typu procesory gęstość upakowania tranzystorów na powierzchni płytek jest rzędu  $10^6$ - $10^7/\text{mm}^2$  (patrz rys. 53). Działanie układów scalonych jest uwarunkowane działaniem wszystkich jego elementów. Dlatego dla uzyskania informacji o wytworzonych partiach tych wyrobów lub o zastosowanych procesach, zwłaszcza na etapie ich opracowywania, konieczne jest wykonanie pomiarów wystarczająco licznych prób przyrządów półprzewodnikowych i/lub bloków układów scalonych oraz wyznaczenie ich parametrów lub wartości funkcji.

Ze względu na małą skalę wytwarzania struktur półprzewodnikowych w Zakładzie Technologii Mikrosystemów i Nanostruktur Krzemowych ITE podstawowym sposobem oceny powtarzalności procesów technologicznych były pomiary wybranych parametrów p.p. na wszystkich strukturach testowych wytworzonych na poszczególnych płytkach w kolejnych partiach. Reprezentacja wyników w formie map pozwala analizować powtarzalność parametrów na płytce, pomiędzy płytkami w ramach partii i pomiędzy partiami wyrobów. Pozwala także na estymowanie syntetycznych parametrów statystycznych charakteryzujących wyniki pomiarów wielu przyrządów. Na rys. 52 przedstawiono przykładowe rozkłady płytkowe parametrów ścieżek dyfuzyjnych na strukturach testowych TSSOI.



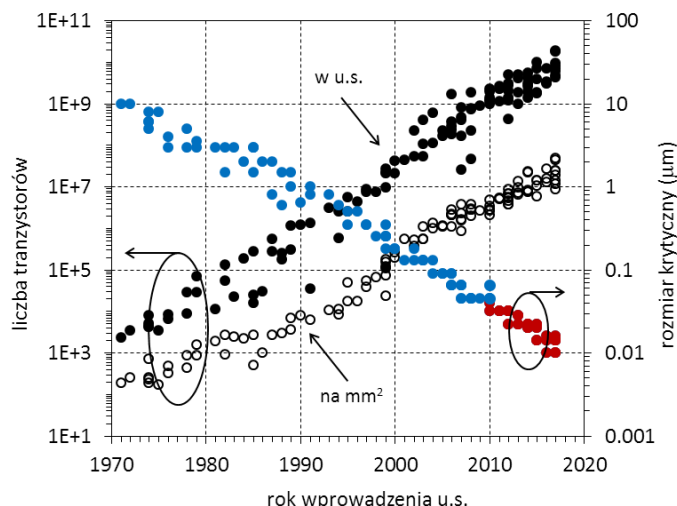
Rys.52 Rozkłady płytkowe parametrów ścieżek dyfuzyjnych  $n^+$  na strukturach testowych TSSOI wytworzonych w technologii CMOS (ITE): a) rezystancja warstwowa  $R_{S,n^+}$ , b) poszerzenie ścieżki względem wymiaru nominalnego  $\Delta W_{n^+}$  (ITE - materiał niepublikowany)

Dla zapewnienia zdolności procesów do produkcji układów scalonych niezbędne jest monitorowanie w czasie parametrów procesu oraz nominalnych i statystycznych parametrów p.p. i funkcji u.s. Efektywnym środkiem do tego celu jest statystyczna kontrola procesu (SPC - *Statistical Process Control*) [145], w której stosowane są tzw.karty kontrolne. Jest to narzędzie szeroko stosowane w dziedzinach wytwórczości, gdzie wyroby mają mierzalne cechy oraz są wytwarzane w dostatecznej liczbie i przez dostatecznie długi czas. Seryjnie wytwarzane u.s. spełniają te warunki. Na kartach kontrolnych rejestrowane są parametry procesu wytwarzania u.s. oraz wybrane parametry p.p. i u.s. Mierzone parametry i funkcje winny pozostawać w przedziale określonym przez granice kontrolne dolną= $\mu-3\sigma$  (*lower control limit LCL*) i górną= $\mu+3\sigma$  (*upper control limit UCL*), gdzie  $\mu$ ,  $\sigma$  są estymatorami wartości średniej i odchylenia standardowego danego parametru. Ponadto na kartach kontrolnych mogą znajdować się także granice ostrzegawcze dolna= $\mu-2\sigma$  (*lower warning limit LWL*) i górna= $\mu+2\sigma$  (*upper warning limit UWL*). Ich naruszenie nie stanowi jeszcze bez-pośredniego zagrożenia, lecz informuje nadzór procesów o niepożądanych tendencjach. Zarejestrowane na kartach kontrolnych przekroczenia granic LCL, UCL w powiązaniu z zarejestrowanymi danymi o procesie pozwalają identyfikować i eliminować błędy katastroficzne. Obserwowana na kartach kontrolnych zmienność parametrów powinna wynikać tylko z rozrzutu statystycznego wokół wartości średniej. Obserwacja trendu parametrów na kartach kontrolnych jest elementem uczenia i doskonalenia procesu w kierunku poprawy jego jakości i zdolności. Parametry modeli typu "compact" p.p. są zatem bardzo użyteczne w kontroli jakości wytwarzania u.s.

W przypadku opanowanej technologii wytwarzania u.s. wahania wartości parametrów na kartach kontrolnych są następstwem rozrzutów (*variability*) charakterystyk przyrządów półprzewodnikowych, które wynikają z nieuniknionej zmienności warunków procesów technologicznych. W przypadku technologii stosowanych do wytwarzania sub-100nm tranzystorów MOS dodatkowym źródłem rozrzutów charakterystyk p.p. i funkcji u.s. jest ziarnistość (*granularity*) materii i ładunku (rys. 53). W technologiach o wymiarze krytycznym poniżej 32 nm rozrzuty charakterystyk spowodowane ziarnistością są najpoważniejszym czynnikiem ograniczającym uzysk produkcji u.s. [146, 147, 8]. Czynniki związane ze zmiennością warunków procesu, n.p. wahania czasu trwania procesu, temperatury, dawki domieszki, składu chemicznego odczynników stosowanych w procesie, zaburzają strukturę wszystkich elementów danego typu znajdujących się w danym układzie scalonym, na płytce lub w partii wyrobów. Z kolei zmiany strukturalne pociągają za sobą zmiany charakterystyk elektrycznych p.p., a w następnej kolejności zmianę funkcji u.s. Mówimy wtedy o tzw. rozrzutach globalnych, dotyczących wszystkich p.p. danego typu w danym u.s. Jeżeli zaś idzie o wpływ ziarnistości materii lub ładunku, można wymienić następujące mechanizmy: losowy rozrzut atomów domieszki (RDF – *random doping fluctuations*) wpływający w kanale tranzystora MOS o długości kilkudziesięciu nm na koncentrację domieszkowania, ziarnistość materiału bramki tranzystora MOS wpływająca na pracę wyjścia materiału bramki, ziarnistość fotorezystu powodująca w procesach fotolitografii losowe zaburzenia kształtu krawędzi bramki w tranzystorze MOS lub krawędzi kanału w tranzystorze FinFET (LER/LWR – *line edge/width roughness*). Mechanizmy te prowadzą do losowych różnic struktury sąsiadujących elementów, w tym także tych, które w projekcie układu scalonego są identyczne. Na to nakładają się także przypadkowe różnice w wartości lokalnych naprężeń w kanałach tranzystorów wpływające na ruchliwość nośników oraz przypadkowe różnice w gęstości ładunku w dielektryku i na międzypowierzchni Si/SiO<sub>2</sub> w tranzystorach MOS modyfikujące napięcie płaskich pasm. W konsekwencji występują istotne różnice pomiędzy charakterystykami elektrycznymi sąsiednich elementów w u.s. Mówimy wtedy o tzw. rozrzutach lokalnych (*mismatch*). W przypadku niektórych analogowych u.s., których działanie opiera się na założeniu



identyczności charakterystyk sąsiednich tranzystorów (np. w parach różnicowych wzmacniaczy operacyjnych, w zwierciadłach prądowych), w przypadku komórek pamięci SRAM, rozrzuty lokalne mogą być dyskwalifikujące.



Rys.53 Ewolucja liczby tranzystorów w mikroprocesorach rozmiaru krytycznego (CD) (wg. [https://en.wikipedia.org/wiki/Transistor\\_count](https://en.wikipedia.org/wiki/Transistor_count)); kolorem czerwonym oznaczono wartości rozmiaru krytycznego, dla których rozrzuty są krytycznym ograniczeniem uzysku procesu.

Ponieważ rozrzuty charakterystyk p.p. są nieuniknione, zatem muszą być uwzględnione w charakterystyce p.p. Uwzględnienie rozrzutów p.p. jest również bardzo potrzebne w projektowaniu u.s. Znajomość charakterystyki rozrzutów jest niezbędna dla prognozowania uzysku parametrycznego projektu układu, który jest jednym z czynników decydujących o uzysku całkowitym [148] oraz dla konstrukcji układu pod kątem maksymalizacji uzysku parametrycznego (*design for manufacturing* – DFM, *design for yield* - DFY). Będzie o tym mowa w p. 4.5.7. Dla stwierdzenia, czy dany proces technologiczny może być zastosowany do wytwarzania projektowanego u.s. niezbędne jest potwierdzenie, że możliwa jest produkcja u.s. z akceptowalnym uzyskiem. Oznacza to, że tranzystory MOS lub p.p. innego typu, wytwarzane na wspólnym podłożu (np. krzemowym), połączone ścieżkami przewodzącymi (obecnie na wielu poziomach) w jeden układ elektroniczny będą realizować funkcje zaprojektowanego u.s. zgodnie z jego specyfikacją mimo nieuniknionych odchyłeń parametrów od wartości nominalnych. Specyfikacja projektu u.s. zakłada, że wartości funkcji układu pozostaną w określonych granicach przy dopuszczalnych zmianach warunków środowiskowych (np. zasilania, temperatury).

### 1.1.1.3. Metody charakterystyki rozrzutów charakterystyk przyrządów półprzewodnikowych.

Rozrzuty charakterystyk p.p. są superpozycją rozrzutów globalnych i lokalnych. Dla ich charakterystyki stosowane są różne metody. Model rozrzutów lokalnych został sformułowany w pracy [149, 150] bez wnikania w fizyczną przyczynę różnic charakterystyk sąsiednich tranzystorów. Został on skonstruowany tylko na podstawie założenia, że różnice między charakterystykami nominalnie takich samych elementów na płycie posiadają dwie składowe: o małej i dużej częstotliwości przestrzennej. Wynikiem dość skomplikowanej analizy są wyrażenia określające wariancje rozrzutów trzech podstawowych parametrów tranzystorów MOS (69), (70), (71)

$$\sigma^2(\delta V_{T0}) = A_{VT0}^2 / (W \cdot L) + S_{VT0}^2 \cdot D_X^2 \quad (69)$$

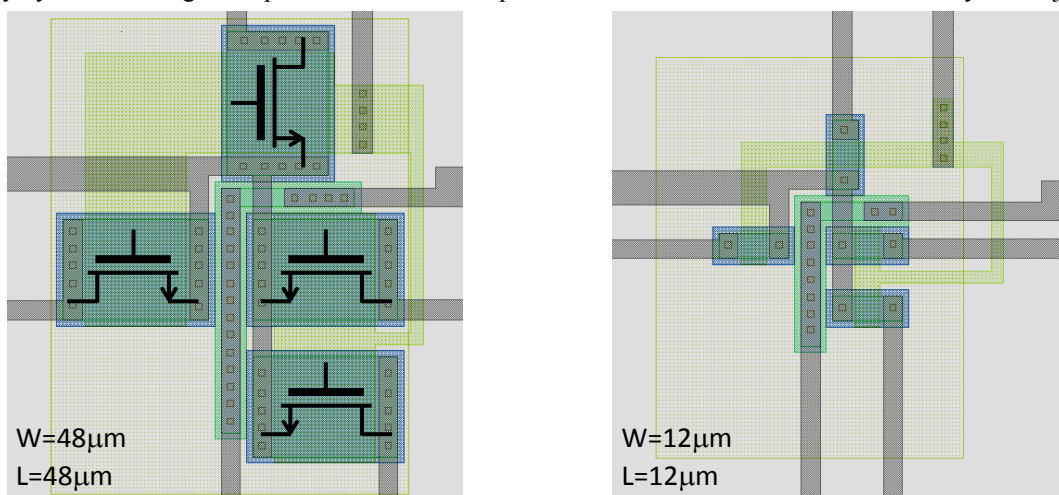
$$\sigma^2(\delta \gamma) = A_\gamma^2 / (W \cdot L) + S_\gamma^2 \cdot D_X^2 \quad (70)$$

$$(\sigma(\delta \beta) / \beta)^2 = A_\beta^2 / (W \cdot L) + S_\beta^2 \cdot D_X^2 \quad (71)$$

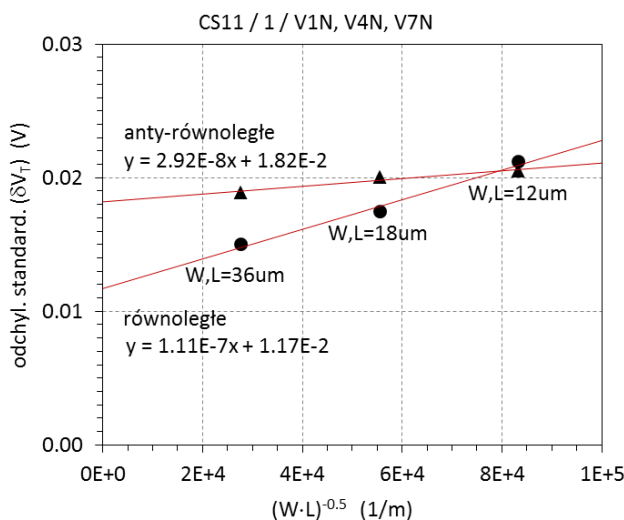
gdzie  $A_{VT0}$ ,  $A_\gamma$ ,  $A_\beta$ ,  $S_{VT0}$ ,  $S_\gamma$ ,  $S_\beta$  są parametrami modelu, natomiast  $D_X$  oznacza odległość między elementami, dla których rozrzut jest wyznaczany. Tak więc rozrzuty lokalne charakterystyk tranzystorów MOS są określone przez 6 współczynników. W implementacjach modeli typu "compact" zwykle drugie człony w powyższych wyrażeniach są pominięte.

Dla wyznaczenia w.w. współczynników mogą być stosowane szeregi par tranzystorów MOS. W parach tranzystory są nominalnie identyczne oraz położone blisko siebie. Poszczególne pary w szeregach różnią się polem powierzchni bramek  $W \cdot L$ . Przykładowe elementy szeregu par tranzystorów MOS w strukturze testowej TSSOI (proj. mgr inż. M. Grodner) są przedstawione na rys. 54. Rozmiary tranzystorów w tym szeregu są adekwatne do rozmiaru krytycznego technologii CMOS (ITE) wynoszącego  $3 \mu\text{m}$ . W tym rozwiązaniu znajdują się nie tylko pary identycznych tranzystorów jednakowo zorientowanych, ale także pary tranzystorów wzajemnie prostopadłych i wzajemnie anty-równoległych. Dzięki temu możliwe jest porównanie rozrzutów lokalnych dla różnych orientacji tranzystorów MOS, przydatne zwłaszcza w projektowaniu analogowych u.s. Metoda wyznaczenia współczynników  $A_{VT0}$ ,  $A_\gamma$ ,  $A_\beta$ ,  $S_{VT0}$ ,  $S_\gamma$ ,  $S_\beta$  jest oparta wprost na zależnościach (69), (70), (71). Polega na określeniu różnic napięć progowych  $\delta V_T$ , różnic współczynników polaryzacji podłoża  $\delta \gamma$  i różnic współczynników transkonduktancji  $\delta \beta$  ( $\beta = K_P \cdot W/L$ ) w parach tranzystorów MOS dla kolejnych par w szeregu i dla wielu wystąpień szeregu na płycie. Na podstawie rozkładów płytkowych zmiennych  $\delta V_T$ ,  $\delta \gamma$ ,  $\delta \beta$  dla poszczególnych wartości  $(W \cdot L)$  w szeregu określa się zależność ich wariancji od  $(W \cdot L)$ . Na rys. 55 przedstawiono zależność  $\sigma(\delta V_{T0})$  od  $1/(W \cdot L)^{0.5}$  dla dwóch orientacji par tranzystorów NMOS wytworzonych w procesie CMOS (ITE). Liniowość tych zależności jest zadowalająca.

Można zaobserwować także bardzo dużą wartość wyrazu stałego w (69). Można to interpretować jako dużą wartość wyrazu  $S_{VT0} \cdot D_X$ . W rozpatrywanym przykładzie stosowane były tranzystory o dużych rozmiarach. Ponadto reguły projektowania nie pozwalały rozmieścić ich bliżej. To sprawiło, że zmienna  $D_X$  ma dużą wartość. Z drugiej strony trzeba stwierdzić, że materiał doświadczalny był bardzo ubogi. Przeprowadzono niewiele prób w kierunku zbadania rozrzutów lokalnych w tej technologii.



Rys.54 Moduły tranzystorów MOS z kanałem typu n w strukturze testowej TSSOI do charakteryzacji rozrzutów lokalnych (projekt: mgr inż. M. Grodner)



Rys.55 Przykładowe dane ilustrujące rozrzut napięcia progowego sąsiadujących tranzystorów NMOS wytworzonych w technologii CMOS (ITE - materiał niepublikowany)

Rozrzuty globalne charakterystyk przyrządów półprzewodnikowych oznaczają ich losowe odchylenia od charakterystyk nominalnych, dotyczące w jednakowym stopniu wszystkich elementów danego typu znajdujących się w układzie scalonym. Odchylenia charakterystyk przenoszą się na odchylenia parametrów modeli typu "compact" przyrządów półprzewodnikowych. Często zakłada się, że parametry te mogą być przedstawione jako zmienne losowe o rozkładzie normalnym. Charakterystycę rozrzutów globalnych przeprowadza się na podstawie pomiarów charakterystyk  $I(V)$ ,  $C(V)$  przyrządów półprzewodnikowych i/lub testów funkcjonalnych dedykowanych bloków u.s. wytworzonych w dużych liczbach na płytkach podłożowych. Na podstawie tych danych określone są podstawowe statystyki wybranych parametrów modeli typu "compact", których rozrzuty są odpowiedzialne za rozrzuty charakterystyk p.p. i funkcji u.s. Jeżeli parametry te (zmienne losowe) są niezależne, to zwykle wystarczające jest określenie odchyleń standardowych. W przeciwnym wypadku niezbędne jest także określenie współczynników korelacji między parametrami. Jest to modelowanie statystyczne, w którym są stosowane trzy metody: PCA (ang. *Principal Component Analysis*), FPV (ang. *Forward Propagation of Variance*) i BPV (ang. *Backward Propagation of Variance*).

Metoda PCA jest użytecznym i wydajnym narzędziem do analizy danych, które są znacząco skorelowane. W tym podejściu wprowadzane są formalne zmienne (ang. *principal components*), tj. nieskorelowane, bezwymiarowe zmienne losowe o rozkładzie normalnym [151]. Zmienne losowe reprezentujące parametry modeli są ich superpozycjami. Po zidentyfikowaniu czynników głównych wyznaczane są statystyki parametrów modeli typu "compact". Jest to podejście efektywne obliczeniowo. Jest powiązane z konkretnym modelem p.p., dla którego potrzebne jest wyznaczenie macierzy transformacji pomiędzy parametrami modelu "compact" oraz czynnikami głównymi. Pewną wadą tej metody jest to, że operuje ona na danych formalnych, które nie mają fizycznego sensu.

Metoda FPV umożliwia bezpośrednią identyfikację rozkładów statystycznych modeli "compact". Przy użyciu pomiarów struktur testowych identyfikowane są rozkłady wybranych parametrów. Następnie określone są ich wartości średnie, wariancje, ew. kowariancje [7]. Zaletą tej metody jest to, że działa ona na danych fizycznych, zatem interpretacja wyników jest natychmiastowa. Wadą metody FPV jest to, że otrzymane rozkłady parametrów mogą być silnie skorelowane, co bardzo utrudnia zastosowanie wyników do analizy/szacowania uzysku parametrycznego u.s. metodą Monte-Carlo. Ponadto nie dla wszystkich parametrów statystyki mogą być określone w ten sposób. Z tego powodu metoda FPV jest stosowana głównie w odniesieniu do prostych modeli typu "compact" z małą liczbą parametrów. Jest ona stosowana także jako krok wstępny dla metody BPV, ponieważ poprzez określenie statystyk "oczywistych" parametrów, umożliwia zmniejszenie liczby zmiennych w metodzie BPV.

Metoda BPV [152, 153, 154] umożliwia pośrednią identyfikację rozkładów statystycznych nieskorelowanych parametrów modeli typu "compact". Bazuje ona na następujących założeniach:

- metoda jest stosowana w odniesieniu do ustabilizowanego procesu technologicznego,
- metoda jest stosowana do konkretnego modelu typu "compact", który posiada parametry procesu (podatne na rozrzuty) opisane wektorem **P** i parametry modelu (nie podlegające rozrzutom) opisane wektorem **M**,
- proces jest dobrze scharakteryzowany, tj. znane są nominalne wartości parametrów **P** i **M**,
- parametry procesu **P** odpowiedzialne za rozrzuty charakterystyk p.p. są nieskorelowane (ew. słabo skorelowane).

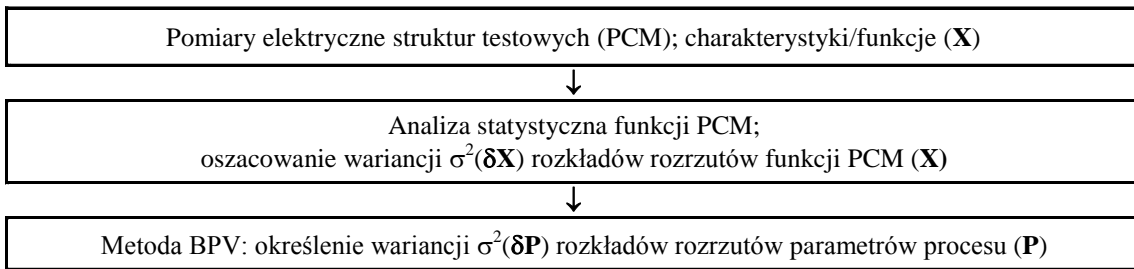
Uproszczony schemat działania metody BPV jest przedstawiony na rys. 56. W pierwszym kroku wykonywane są pomiary elektryczne struktur testowych (*Process Control Monitors* - PCM). Jako struktury PCM mogą być stosowane zarówno indywidualne przyrządy półprzewodnikowe jak i komórki/bloki układów scalonych. Wyniki pomiarów elektrycznych (wektor **X**) mogą zawierać dane wzięte z prostych charakterystyk elektrycznych (np. prąd tranzystora NMOS/PMOS w zakresie nasycenia  $I_{DSsat}$ ), z charakterystyk wtórnych p.p. (np. napięcie progowe tranzystora NMOS/PMOS  $V_{th}$ , wartość maksymalną transkonduktancji tranzystora NMOS/PMOS  $g_{mmax}$ ), odpowiedzi bloków u.s. (np. niskoczęstotliwościowe wzmocnienie wzmacniacza operacyjnego  $A_v$ , częstotliwość oscylatora pierścieniowego  $f_{osc}$ ) i in. W obecności zaburzeń parametrów procesu **P** o  $\delta P$  wektor **X** odpowiedzi struktur testowych PCM można przedstawić za pomocą (72)

$$\delta X(\mathbf{P}, \mathbf{M}, \mathbf{V}) = X(\mathbf{P} + \delta \mathbf{P}, \mathbf{M}, \mathbf{V}) - X(\mathbf{P}, \mathbf{M}, \mathbf{V}) = \mathbf{S}(\mathbf{P}, \mathbf{M}, \mathbf{V}) \cdot \delta \mathbf{P} \tag{72}$$

gdzie wyrazy macierzy wrażliwości **S** dane są przez  $S_{ij}(\mathbf{P}, \mathbf{M}, \mathbf{V}) = \partial X_i(\mathbf{P}, \mathbf{M}, \mathbf{V}) / \partial P_j$ ,  $i=1,2,\dots,N_X$  (liczba wyrazów wektora **X**),  $j=1,2,\dots,N_P$  (liczba wyrazów wektora **P**). Przez **M** oznaczono tu wektor parametrów modelu, które nie są wydzielonymi parametrami procesu. Przez **V** oznaczono wektor wymuszeń. Przy założeniu niezależności zmiennych losowych **P** zachodzi związek (73)

$$\sigma^2(\delta X_i) = \sum_{j=1}^{N_P} [S_{ij}(\mathbf{P}, \mathbf{M}, \mathbf{V})]^2 \cdot \sigma^2(\delta P_j); \quad i = 1, 2, \dots, N_X \tag{73}$$

który jest układem  $N_X$  równań z  $N_P$  niewiadomymi  $\delta P$  ( $N_P \leq N_X$ ). Współczynnikami w tym układzie są wrażliwości  $S_{ij}(\mathbf{P}, \mathbf{M}, \mathbf{V})$ . Są one określone dla nominalnych wartości parametrów procesu, a zatem zgodnie z założeniem są dostępne przy użyciu symulacji tych charakterystyk dla nominalnych wartości parametrów **P**. Dla znanego wektora wariancji  $\sigma^2(\delta \mathbf{X})$  można zatem wyznaczyć wektor wariancji  $\sigma^2(\delta \mathbf{P})$ .



Rys.56 Typowy schemat wyznaczania wariancji rozkładów zaburzeń parametrów procesu  $\delta P$  na podstawie wariancji rozkładów zaburzeń funkcji PCM  $\delta X$  za pomocą metody BPV.

Ważną cechą metody BPV jest to, że wariancje zmienności parametrów procesu **P** są wyznaczone za pomocą wariancji zmienności określonych eksperymentalnie funkcji układu **X**. Dla różnych modeli wyznaczone rozkłady **P** mogą być różne. To jednak daje gwarancję, że w wyniku ciągu operacji: parametry procesu  $\xrightarrow{\text{transformacja}}$  parametry modelu w programie SPICE  $\xrightarrow{\text{symulacja}}$  funkcje PCM, uzyskane rozkłady zmienności funkcji modelu PCM będą zgodne z określonymi eksperymentalnie rozkładami zmienności funkcji  $\delta X$ . Tej gwarancji nie ma w przypadku zastosowania metody FPV (patrz: dyskusja w [153]). Inną ważną cechą metody BPV jest to, że uzyskane w jej wyniku rozkłady parametrów procesu dobrze nadają się do zastosowania w metodzie Monte-Carlo dla analizy uzysku parametrycznego u.s. Kolejną ważną cechą metody BPV jest to, że jej implementacja jest praktycznie niezależna od modelu p.p. W układzie równań (73) wyrazy macierzy wrażliwości **S** są wyznaczone numerycznie jako ilorazy różnicowe z wykorzystaniem symulacji funkcji PCM w programie SPICE dla nominalnych wartości parametrów modelu. Na koniec tej części omówienia trzeba dodać, że zostały opracowane rozszerzenia metody BPV dla uwzględnienia nieliniowości zależności funkcji PCM od fluktuacji parametrów procesu [154].

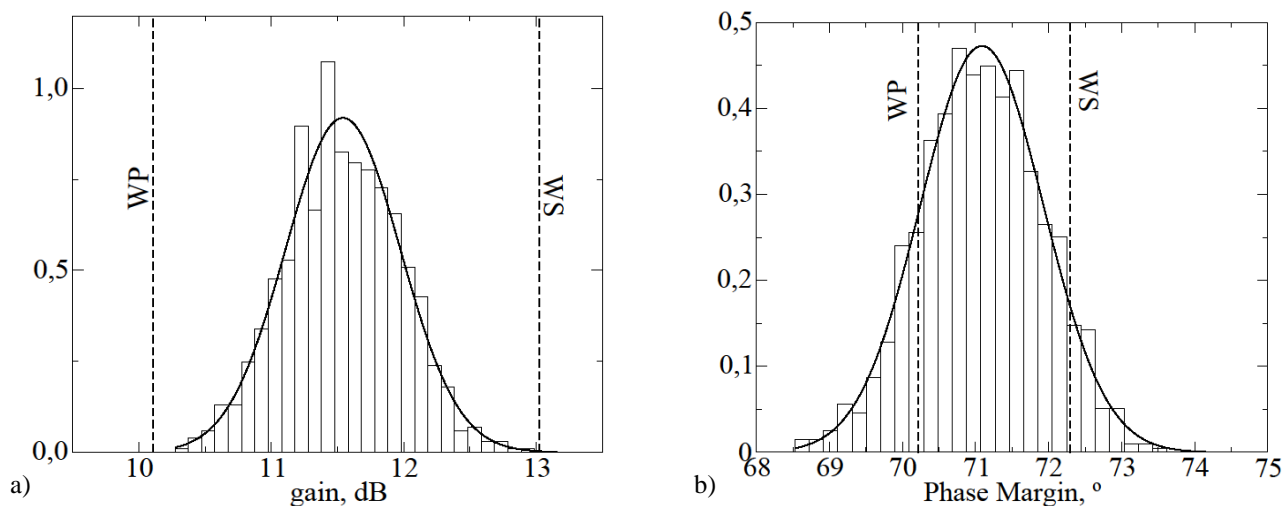
Metoda BPV została zastosowana w pracy [155] do charakteryzacji rozrzutów globalnych procesu CMOS FDSOI (UCL) zaimplementowanego w ITE. Do obliczeń autor zastosował model EKV [33]. Jako parametry procesu użyte zostały następujące zmienne: logarytm koncentracji domieszki w podłożu  $\ln(\text{NSUB})$ , grubość dielektryka bramkowego TOX (jednakowa dla tranzystorów NMOS i PMOS), ruchliwość nośników UO, zmiany szerokości i długości kanału (względem projektu) DW, DL. Dwa argumenty uzasadniały użycie wielkości  $\ln(\text{NSUB})$ . Po pierwsze, w stosunku do innych parametrów procesu koncentracja domieszki przyjmuje b. dużą wartość liczbową i może zmieniać w dużym zakresie. Po drugie, koncentracja domieszki ma raczej rozkład logarytmiczno-normalny (ang. *lognormal*), zatem jej logarytm ma rozkład normalny. Napięcie płaskich pasm VFB, które jest parametrem modelu EKV i zwykle jest traktowane jako parametr procesu (patrz [153]), było wyznaczane w pracy [155] za pomocą teoretycznej zależności od koncentracji domieszki w podłożu struktury MIS (np. [7]). W obliczeniach zaniedbano wpływ ładunku stałego w dielektryku. To uproszczenie jest słuszne dla cienkich warstw dielektryka bramkowego. Jako funkcje przyrządów PCM zostały wytypowane następujące charakterystyki:

- dla dużego tranzystora MOS (20 $\mu\text{m}/20\mu\text{m}$ ): napięcie progowe  $V_{th}$  dla małej wartości napięcia  $V_{DS}$ ; prąd maksymalny  $I_{Dsat}$ ;
- dla krótkiego tranzystora MOS (20 $\mu\text{m}/3\mu\text{m}$ ): maks. transkonduktancja:  $g_m$ ; napięcie progowe  $V_{th}$  dla małej wartości napięcia  $V_{DS}$ ; prąd maksymalny  $I_{Dsat}$ ;
- dla wąskiego tranzystora MOS (3 $\mu\text{m}/20\mu\text{m}$ ): napięcie progowe  $V_{th}$  dla małej wartości napięcia  $V_{DS}$ ; rezystancja wyjściowa  $R_{ds}$  dla maks. napięć  $V_{GS}$ ,  $V_{DS}$ ;
- dla małego tranzystora MOS (3 $\mu\text{m}/3\mu\text{m}$ ): napięcie progowe  $V_{th}$  dla małej wartości napięcia  $V_{DS}$ ; prąd maksymalny:  $I_{Dsat}$ ;

Za pomocą metody BPV określono wariancje parametrów procesu CMOS FDSOI (Tabela 3). Następnie wyznaczono rozrzuty funkcji elementów PCM, które niemal dokładnie pokryły się z danymi eksperymentalnymi. Z użyciem wartości nominalnych parametrów oraz wariancji rozkładów parametrów procesu przeprowadzono symulację Monte-Carlo (1000 prób) wzmocnienia z otwartą pętlą oraz marginesu fazy sześciotranzystorowego wzmacniacza operacyjnego. Histogramy wyników są przedstawione na rys. 57. Zaznaczono na nich także punkty, odpowiadające największej pobieranej mocy (WP) i najmniejszej szybkości działania (WS), wynikającym z analizy na najgorszy przypadek (*corner analysis*). Z porównania histogramów oraz punktów WP, WS widać, że w przypadku wzmocnienia wyniki analizy "corner" są zbyt pesymistyczne, a w przypadku marginesu fazy zbyt optymistyczne. Jest to potwierdzenie znanej obserwacji, że analiza "corner" jest niewystarczająca dla projektowania analogowych u.s. zorientowanego na maksymalizację uzysku parametrycznego.

Tabela 3. Wyniki charakteryzacji rozrzutów parametrów procesu CMOS FDSOI metodą BPV [155].

| parametry procesu:  | PMOS  |                      |                           |        |        | NMOS                 |                           |        |         |
|---------------------|-------|----------------------|---------------------------|--------|--------|----------------------|---------------------------|--------|---------|
|                     | TOX   | $\log(\text{NSUB})$  | UO                        | DL     | DW     | $\log(\text{NSUB})$  | UO                        | DL     | DW      |
| miano:              | (nm)  | ( $\text{cm}^{-3}$ ) | $\text{cm}^2/(\text{Vs})$ | (nm)   | (nm)   | ( $\text{cm}^{-3}$ ) | $\text{cm}^2/(\text{Vs})$ | (nm)   | (nm)    |
| wart. średnia       | 31.0  | 52.51                | 416.1                     | -496.8 | -999.5 | 46.66                | 581.3                     | -501.5 | -1001.0 |
| odchyl. standardowe | 2.183 | 0.069                | 42.08                     | 52.74  | 109.4  | 0.073                | 58.06                     | 51.23  | 102.2   |



Rys.57 Histogramy a) wzmocnienia z otwartą pętlą, b) marginesu fazy sześciotranzystorowego wzmacniacza operacyjnego wyznaczone metodą Monte-Carlo (1000 prób); zaznaczone punkty odpowiadające warunkom "worst power" (WP) i "worst speed" (WS) [155].

### 1.1.2. Opracowanie zintegrowanych narzędzi do charakteryzacji przyrządów półprzewodnikowych oraz analizy charakterystyk modeli typu "compact" zaimplementowanych w programach do symulacji elektrycznej układów elektronicznych.

W Zakładzie Technologii Mikrosystemów i Nanostruktur Krzemowych ITE prowadzone były w latach 2000-2012 intensywne prace w zakresie technologii mikroelektronicznych, m.in. technologii wytwarzania przyrządów półprzewodnikowych i układów scalonych CMOS, detektorów promieniowania jonizującego (projekt "SUCIMA", usługi badawcze), czujników biochemicznych opartych na przyrządach ISFET (ang. *Ion-Sensitive Field Effect Transistor*) (projekty "WARMER", "SEWING"), struktur FDSOI CMOS (od 2008 r. w ramach projektu "TRIAD"). Autor uczestniczył w tych

pracach w zakresie miernictwa elektrycznego oraz charakteryzacji technologii (np. [93, 128, 129, 131, 133]). W tabeli 4 znajduje się syntetyczne zestawienie tych pomiarów.

Tabela 4. Wybrane struktury testowe stosowane do charakteryzacji technologii mikroelektronicznych w ITE w okresie 2000-2012.

| Technologia (autor)  | Struktura testowa (projekt)                      | Mierzone elementy   |
|--|--|---|
| CMOS<br>(dr inż. K. Kucharski)   | TSSOI<br>(mgr inż. M. Grodner – ITE, zespół AGH) | tranzystory NMOS, PMOS, diody, kondensatory, rezystory, łańcuchy kontaktów, i in. |
| FDSOI CMOS<br>(dr inż. K. Kucharski)   | UCL1, UCL2<br>(zespół UCL)                       | tranzystory NMOS, PMOS  |
| detektory promieniowania jonizującego - projekt SUCIMA<br>(dr inż. K. Kucharski)     | TSSOI<br>(mgr inż. M. Grodner – ITE, zespół AGH) | diody w podłożu płytek SOI  |
| detektory promieniowania jonizującego – usługi badawcze<br>(mgr inż. B. Jaroszewicz) | SPDET<br>(mgr inż. B. Jaroszewicz – ITE)         | diody   |
| ISFET<br>(mgr inż. B. Jaroszewicz - ITE)   | ISFET<br>(mgr inż. B. Jaroszewicz - ITE)         | tranzystory NMOS, tranzystory ISFET   |
| miniaturowa sonda do badań komórek roślinnych<br>(dr inż. M. Zaborowski - ITE)       | ISFET<br>(dr inż. M. Zaborowski - ITE)           | tranzystory NMOS, tranzystory ISFET   |

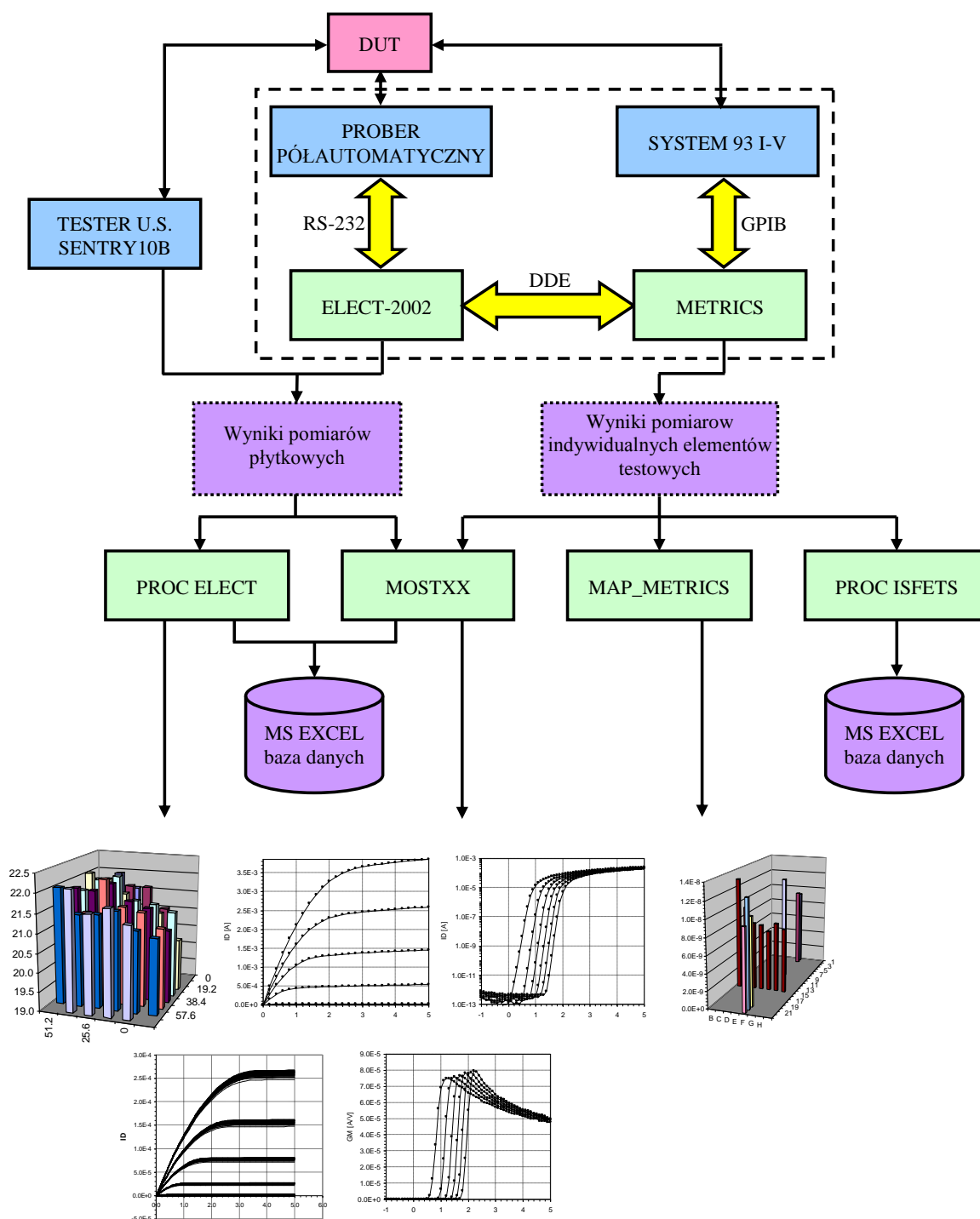
Ze względu na znaczą liczbę zadań w zakresie pomiarów i ekstrakcji parametrów konieczna była ich automatyzacja w miarę posiadanych środków. W wyniku kilkuletnich prac został opracowany spójny prosty system, którego składniki (sprzęt, oprogramowanie) oraz powiązania między nimi są przedstawione na rys. 58. Elementy tego systemu można pogrupować następująco:

- Warstwa sprzętowa:
  - prober półautomatyczny ELECT-2002, probery manualne;
  - system pomiarowy 93 I-V (Keithley, 2×236, 237, 2361, 707A) + miernik LCZ 3322;
  - tester SENTRY10B; tester był stosowany jako funkcjonalny tester cyfrowych u.s.; mgr inż. W. Dutkiewicz, mgr inż. J. Malesińska wykazali możliwość jego zastosowania także w pomiarach parametrycznych z możliwością "mapowania" płytek;
- Programy pomiarowe:
  - METRICS nadzorujący pracę systemu pomiarowego 93 I-V;
  - ELECT-2002 nadzorujący pracę probera półautomatycznego i współpracujący z programem METRICS;
  - programy dla testera SENTRY10B;
- Programy do obróbki danych
  - PROC\_ELECT – program do obróbki danych mierzonych przez system półautomatyczny ELECT/METRICS; wyznacza podstawowe parametry (np.  $\Delta W$ ,  $\Delta L$ ,  $R$ ,  $R_s$ ,  $V_{th}$ ), ich rozkłady płytkowe (mapy, wykresy słupkowe), proste statystyki; zapisuje wyznaczone dane w bazie danych zorganizowanej w arkuszu MS Excel; program opracowany w środowisku MS Excel VBA;
  - MOSTXX – aplikacja do ekstrakcji parametrów kilku modeli tranzystorów MOS oraz złączy p-n przy użyciu metod regresji liniowej i nieliniowej; wyposażony w funkcje do graficznej wizualizacji ch-k elektrycznych; program opracowany w środowisku MS Excel VBA;
  - MAP\_METRICS – program do sporządzania map i histogramów rozkładów płytkowych wielkości zmierzonych programem METRICS i zapisanych w arkuszy programu Excel; jest wykorzystywany głównie do analizy charakterystyk I(V) w poszczególnych punktach pomiarowych; program opracowany w środowisku MS Excel VBA;
  - PROC\_ISFETS – program do analizy rodzin ch-k  $I(V_{GS})$  przyrządów typu ISFET zapisanych w arkuszu programu Excel; wyznacza takie parametry jak  $V_{th}$  (napięcie progowe), S (nachylenie charakterystyki wejściowej w zakresie podprogowym - *subthreshold slope*); program opracowany w środowisku MS Excel VBA;
- Baza danych
  - Bazy danych w skoroszytach MS Excel.

Za pomocą przedstawionych narzędzi prowadzone były pomiary parametryczne w trybie półautomatycznym (manualny załadunek płytki na stolik probera, automatyczny przesuw stolika) oraz w trybie manualnym z wykorzystaniem probera manualnego. Pierwszy z trybów był możliwy dzięki opracowaniu (przez zespół ówczesnego Przemysłowego Instytutu Elektroniki - PIE) systemu ELECT-2002 nadzorującego (poprzez interfejs RS-232) pracę probera półautomatycznego oraz komunikującego się (poprzez interfejs DDE – *Dynamic Data Exchange*) z oprogramowaniem pomiarowym METRICS, sterującym (poprzez interfejs GPIB) działaniem urządzeń pomiarowych (źródła SMU typu Keithley 23x) [156, 157]. Program METRICS umożliwiał także wykonywanie stosunkowo złożonych operacji na danych pomiarowych, dzięki czemu możliwe

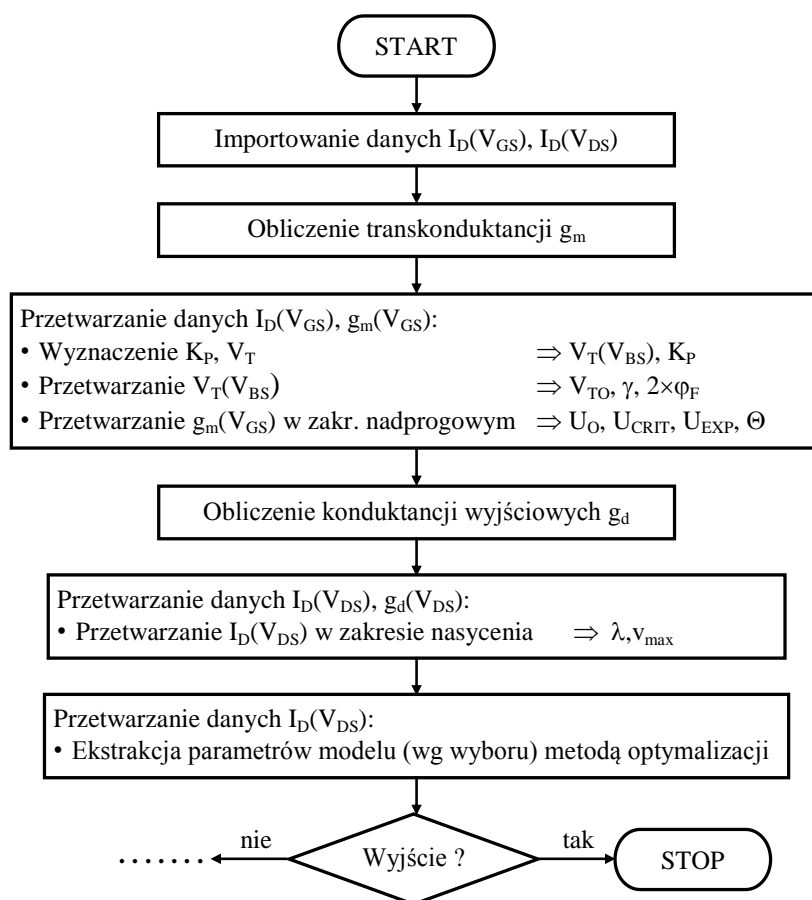


było wyznaczanie *on-line* szeregu parametrów mierzonych elementów. Wyniki pomiarów oraz ew. wyznaczone parametry były rejestrowane w plikach tekstowych. Ich analiza umożliwiała badanie rozkładów płytkowych, sporządzanie statystyk, wizualizację, zapis wyników w prostych bazach danych zorganizowanych w skoroszytach programu MS EXCEL. Funkcje te wypełniały wymienione wyżej programy do obróbki danych pomiarowych. Niestety, próber półautomatyczny nie był ekranowany i nie był zaciemniony. W związku z tym wyniki pomiarów prądu o wartości poniżej ok.  $10^{-7}$  A były niedokładne. Zatem w przypadku tranzystorów MOS jedynie ich charakterystyki w zakresie silnej inwersji nosiły użyteczną informację. Pozwalało to na stosunkowo dokładne szacowanie parametrów takich jak napięcia progowe  $V_{th}$ , ich zależność od polaryzacji podłoża  $V_{BS}$ , współczynniki transkonduktancji  $K_P$  i inne parametry modeli stałoprądowych tranzystorów MOS dla zakresu silnej inwersji. Do pomiaru charakterystyk  $I(V)$  w zakresie  $10^{-12}$  A.. $10^{-7}$  A wykorzystywane było stanowisko z ekranowanym, manualnym próberem dołączonym bezpośrednio do systemu 93 I-V. Pomiaru wykonywane na tym stanowisku były stosowane do charakteryzacji tranzystorów MOS w zakresie słabej inwersji i złączy p-n w zakresie polaryzacji zaporowej. Pomiaru złączy były bardzo istotne dla charakteryzacji technologii wytwarzania detektorów promieniowania jonizującego opracowanych w ramach projektu SUCIMA [73, 75].



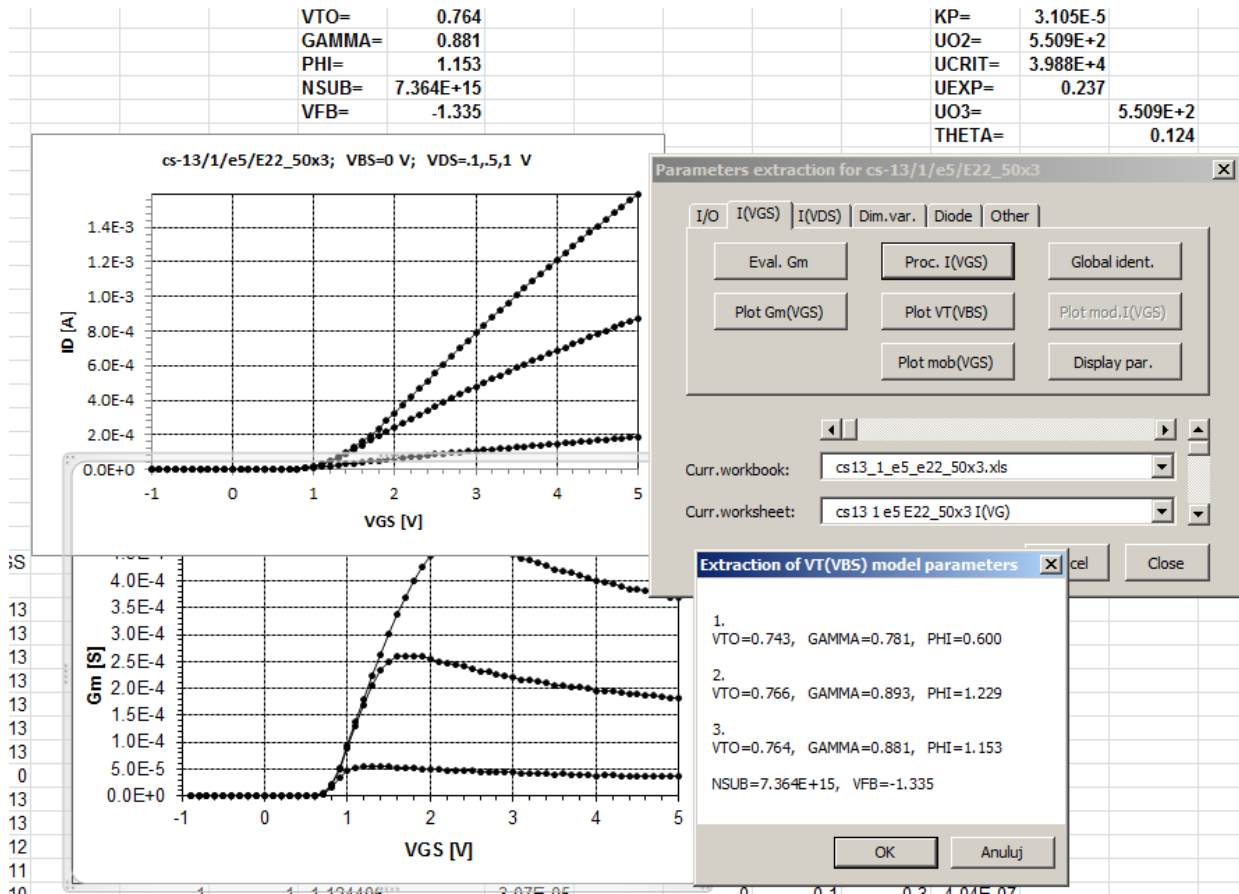
Rys.58 System do pomiarów elektrycznych i charakteryzacji technologii mikroelektronicznych rozwijany w Zakładzie Technologii Mikrosystemów i Nanostruktur Krzemowych ITE w latach 2000-2012 (ITE - materiał niepublikowany).

W grupie programów do obróbki danych wymienionych na rys. 58 na nieco szersze omówienie zasługuje program MOSTXX [142]. Program ten umożliwia ekstrakcję parametrów grupy modeli typu "compact" tranzystorów MOS poprzez dopasowanie charakterystyk modeli do danych pomiarowych metodami optymalizacji. Niedopasowanie modelu i danych referencyjnych (funkcja błędu) zostało zdefiniowane jako suma kwadratów różnic między wartościami prądu modelu i prądu zmierzonego w kolejnych punktach charakterystyk  $I_D(V_{DS})$ . W programie MOSTXX zostały zaimplementowane cztery modele tranzystorów MOS, tj. modele LEVEL=1,2,3 oraz model EKV stosowane w programach typu SPICE a także modele "cząstkowe" wyekstrahowane z modeli tranzystorów MOS, np. model zależności napięcia progowego od polaryzacji podłoża  $V_{BS}$ , model zależności ruchliwości nośników w kanale od poprzecznego pola elektrycznego jak w modelach LEVEL=2,3. Procedury zawierające definicje modeli posiadały standardową strukturę i standardowe listy parametrów umożliwiające użycie ich w procedurach optymalizacji. W programie zostały zaimplementowane dwie metody optymalizacji typu quasi-Newtona, tj. metody D-F-P (*Davidon-Fletcher-Powell*) i B-F-G-S (*Broyden-Fletcher-Goldfarb-Shanno*) [138]. Aplikacja została opracowana w środowisku MS EXCEL VBA. Implementacja metod DFP i BFGS była oparta na wcześniej opracowanych bibliotekach funkcji wykonujących operacje skalarne, wektorowe i macierzowe w różnych konfiguracjach. Dzięki temu procedury realizujące obie metody były budowane z gotowych bloków. Procedury zawierające modele, procedury optymalizacji, procedury wejścia/wyjścia, procedury graficzne, procedury obsługi interfejsu graficznego, zestawy procedur bibliotecznych (obliczeniowych, przetwarzania tekstu i in.) zostały pogrupowane w moduły. Standardowy tryb działania programu jest przedstawiony na rys. 59. Na rys. 60 i rys. 61 zilustrowano działanie programu w czasie przetwarzania charakterystyk  $I_D(V_{GS})$  oraz  $I_D(V_{DS})$  tranzystora NMOS wytworzonego w technologii CMOS (ITE). Na rys. 62 jest widoczny formularz służący do uruchomienia ekstrakcji parametrów modelu LEVEL=2 metodą optymalizacji D-F-P. W tle widoczny jest formularz wyboru parametrów tego modelu podlegających w tym przebiegu iteracjom.

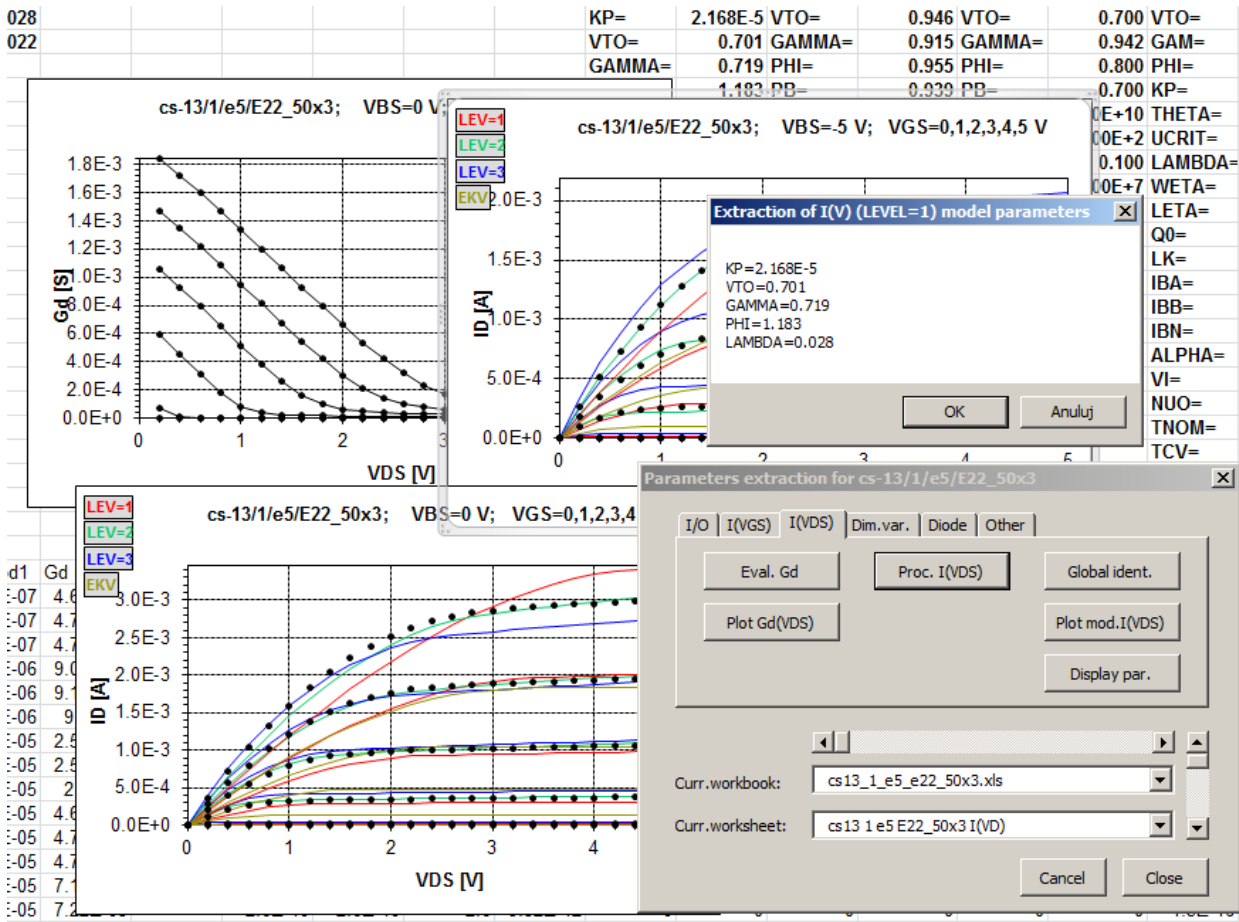


Rys.59 Standardowy tryb działania programu MOSTXX [142].

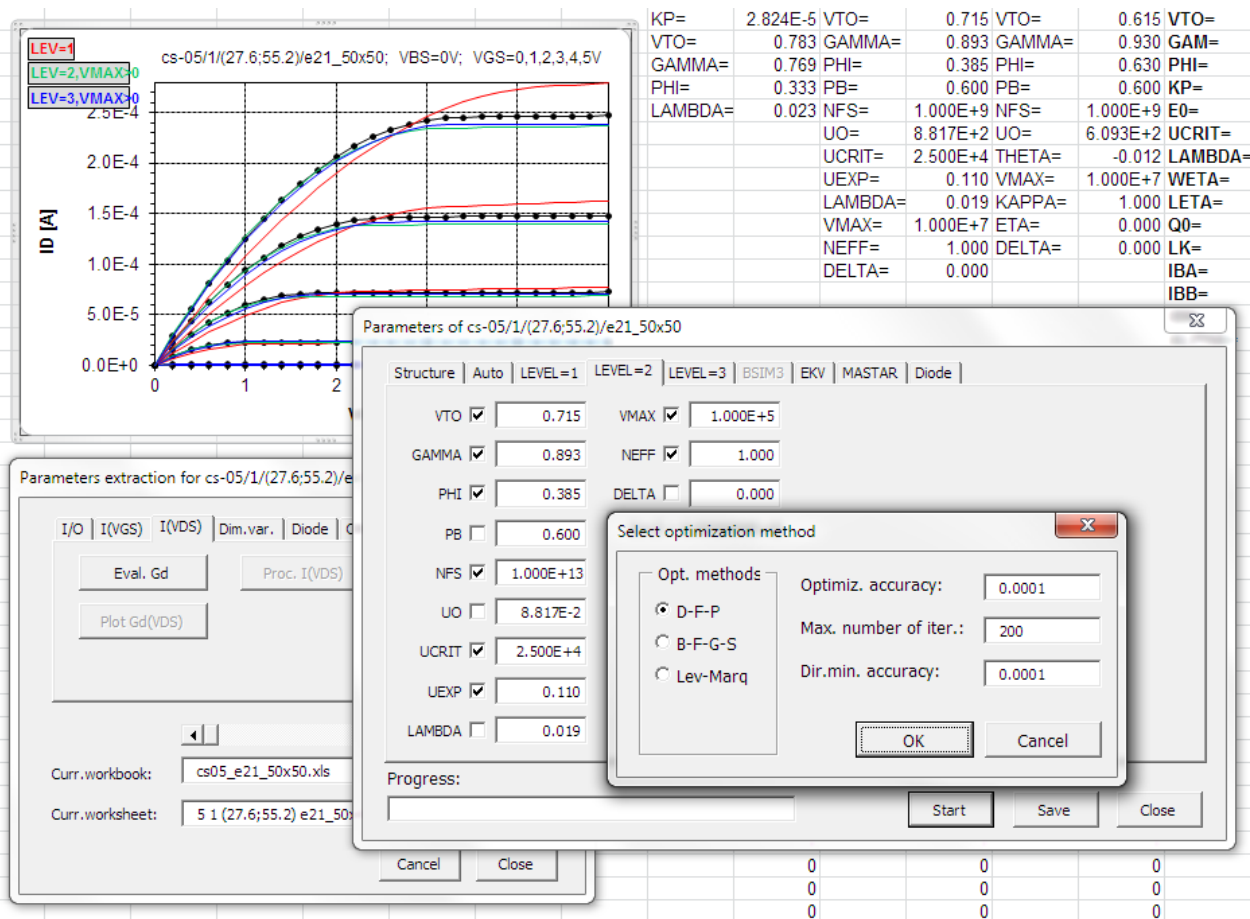
Opracowany system był bardzo użyteczny. Jednak posiadał on także istotne wady. Ograniczenia sprzętowe uniemożliwiały pomiary pojemności w p.p. o małych rozmiarach oraz pomiary charakterystyk  $I(V)$  w zakresie niskich prądów w trybie automatycznym. Ujawniły się ograniczenia środowiska MS EXCEL VBA (czas, zajętość pamięci) podczas wykonywania dość złożonych obliczeń z udziałem dużych ilości danych. Opracowane procedury numeryczne były niewystarczająco efektywne. Wreszcie, co bardzo istotne, "ręczne" kodowanie równań modeli tranzystorów MOS i innych p.p. w tym środowisku tylko na podstawie ich opisu np. w dokumentacji programów klasy SPICE było zadaniem złożonym. Skalę trudności pogłębiała konieczność kodowania pochodnych pierwszego i drugiego rzędu funkcji zawartych w modelach charakterystyk  $I(V)$  względem parametrów modelu. Wyznaczanie pochodnych było potrzebne dla algorytmów optymalizacyjnych. Proces kodowania był długotrwały, wymagał wielu iteracji (błędy implementacji) i prowadził na ogół do implementacji niepełnej lub niekompatybilnej z odpowiednimi modelami wbudowanymi w programy EDA. Taka sytuacja miała miejsce np. w pracy [143]. To utrudniało lub wręcz uniemożliwiało poprawną ekstrakcję parametrów modeli p.p. dla potrzeb symulacji elektrycznych. Należy dodać, że problem implementacji modeli "compact" p.p. (zwłaszcza złożonych modeli współczesnych) w programach EDA został rozpoznany już kilkanaście lat temu [158, 159, 160]. Wówczas zapropono-



Rys.60 Program MOSTXX –przetwarzanie charakterystyk  $I_D(V_{GS})$  tranzystora NMOS; w tle widoczny arkusz zawierający listy parametrów oraz wykresy charakterystyk  $I_D(V_{GS})$  i  $g_m(V_{GS})$ .



Rys.61 Program MOSTXX –przetwarzanie charakterystyk  $I_D(V_{DS})$  tranzystora NMOS; w tle widoczny arkusz zawierający listy parametrów oraz wykresy charakterystyk  $I_D(V_{DS})$  i  $g_d(V_{DS})$ ; na charakterystykach  $I_D(V_{DS})$  widoczne robocze dopasowanie charakterystyk modeli LEVEL=1,2,3 i EKV do danych pomiarowych.

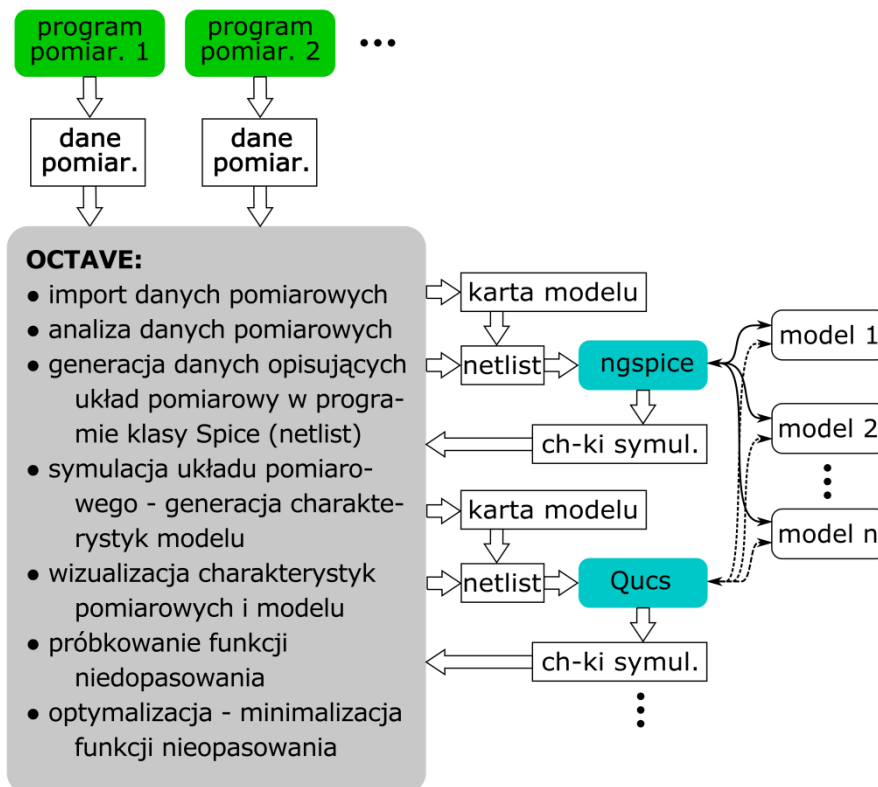


Rys.62 Program MOSTXX – ekstrakcja parametrów modelu tranzystora MOS (LEVEL=2) metodą optymalizacji (metoda DFP) na podstawie charakterystyk  $I_D(V_{DS})$  tranzystora NMOS; w tle widoczny arkusz zawierający listy parametrów oraz wykresy charakterystyk  $I_D(V_{DS})$  tranzystora i modeli LEVEL=1,2,3.

nowano zastosowanie języka opisu sprzętu Verilog-A jako standardowej metody kodowania modeli "compact". Zostały opracowane narzędzia do automatyzacji implementacji modeli w programach EDA [158], a niektóre programy EDA zarówno komercyjne (np. SPECTRE, ELDO) jak i *Open-Source* (np. Qucs) zostały wyposażone w interfejsy Verilog-A. Obecnie dla większości czołowych modeli typu "compact" wbudowanych w programach EDA udostępniane są także ich kody w Verilog-A (np. BSIM, EKV, VBIC).

Ograniczenia sprzętowe opisanego powyżej systemu zostały w dużej mierze zredukowane poprzez inwestycje przeprowadzone w Zakładzie Technologii Mikrosystemów i Nanostruktur Krzemowych ITE w latach 2010-2012. Wówczas pozyskano źródła SMU serii Keithley 26xxA, a przede wszystkim system pomiarowy Keithley 4200-SCS z problemem półautomatycznym Cascade Microtech 12000AP. Pod nadzorem dr. inż. G. Głuszko prowadzone są od tamtej pory intensywne pomiary elektryczne różnego typu s.t. na płytkach. Mierzone są charakterystyki  $I(V)$  w zakresie od kilkudziesięciu fA oraz charakterystyki  $C(V)$  w zakresie od kilkudziesięciu fF. Na podstawie tych danych wyznaczane są typowe parametry charakteryzujące technologie o opracowywane są płytkowe rozkłady parametrów.

W celu rozwiązania ważnego problemu użycia właściwych modeli tranzystorów MOS i innych p.p. w zadaniach ekstrakcji parametrów został opracowany program [161], w którym wykorzystywane są wprost modele zaimplementowane w programach klasy SPICE. Jest to podejście stosowane także w programie IC-CAP [140] uznanym za wiodące oprogramowanie do sterowania pomiarami i ekstrakcji parametrów p.p. Program został opracowany w języku skryptowym GNU Octave [162], które reprezentuje szerszą klasę oprogramowania FOSS (ang. *Free Open-Source Software*), cieszącego się obecnie dużym zainteresowaniem użytkowników narzędzi EDA. Do tej kategorii należą m.in. symulatory układów elektronicznych Qucs [68], ngspice [163], Xyce [164]. Ta klasa oprogramowania oraz wspomniane wcześniej metody standaryzacji modeli typu "compact" są aktywnie wspierane przez grupę roboczą MOS-AK (Modeling of Systems and Parameter Extraction Working Group [www.mos-ak.org](http://www.mos-ak.org)) (np. [165, 166, 167]) oraz opracowania dostępne na stronie [www.mos-ak.org](http://www.mos-ak.org)). Na rys. 63 zilustrowano funkcje omawianego programu oraz przepływ danych pomiędzy nim i innymi programami składającymi się na system *Open-Source* do modelowania typu "compact". Oprogramowanie w środowisku Octave pełni funkcję integrującą.



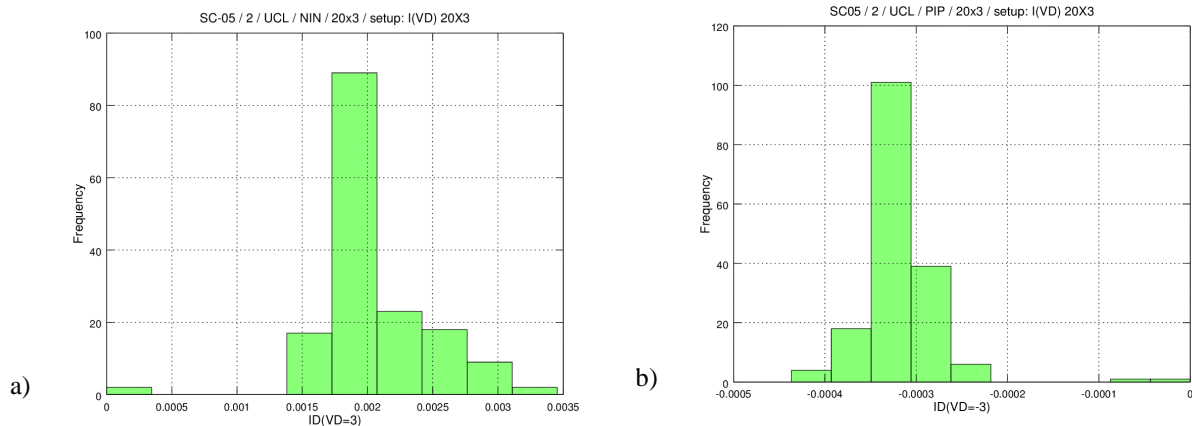
Rys.63 Struktura systemu do charakteryzacji tranzystorów MOS, bazującego na narzędziach typu *Open-Source* [161].

Podstawowe funkcje programu są następujące: pobieranie danych pomiarowych (możliwe jest pobieranie charakterystyk większej liczby przyrządów półprzewodnikowych), analiza danych pomiarowych, symulacje charakterystyk I(V) wybranego modelu lub grupy modeli zgodnie z wymuszeniami zadanymi w danych pomiarowych, wizualizacja danych pomiarowych i wyników odpowiadających im symulacji, badanie niedopasowania charakterystyk modelu (lub modeli) i danych pomiarowych poprzez próbkowanie funkcji niedopasowania (analogicznie do [143]) oraz wyznaczanie wrażliwości funkcji niedopasowania na zmiany wartości parametrów. Możliwość uwzględnienia charakterystyk większej liczby p.p. jest bardzo użyteczna. Zastosowanie danych pomiarowych elementów o różnych rozmiarach pozwala śledzić skalowalność modeli. Zastosowanie danych pomiarowych elementów o tych samych rozmiarach pozwala uwzględnić ew. rozrzuty zmierzonych charakterystyk. Dla przechowywania charakterystyk większej liczby p.p. została w programie zaprojektowana odpowiednia struktura danych. Możliwe jest pobieranie danych pomiarowych zapisanych w systemie ELECT-2002 oraz danych zmierzonych za pomocą systemu Keithley 4200-SCS. Analiza danych pomiarowych polega m.in. na sporządzaniu histogramów wartości zmierzonych prądów przy maksymalnych wartościach wymuszeń (rys. 64). Pokazuje ona rozrzut charakterystyk, będących odniesieniem dla analizowanych modeli.

Oprogramowanie w środowisku Octave odwołuje się do modeli p.p. wbudowanych w programach do symulacji układów elektronicznych. W ten sposób dostępne są pełne implementacje modeli z uwzględnieniem funkcji takich jak modyfikacja ich parametrów wraz ze zmianami temperatury. W celu wyznaczenia charakterystyk I(V) danego modelu w danym programie symulacyjnym należy uruchomić w trybie wsadowym (ang. *batch mode*) program symulacyjny z danymi w postaci opisu układu z tranzystorem reprezentowanym przez dany model i z dołączonymi źródłami zasilania zgodnie z warunkami pomiaru. Przygotowanie specyfikacji układu pomiarowego (ang. *netlist*) dla symulatora jest wykonywane w programie integrującym. Są dwa sposoby edycji plików z parametrami modeli. Metoda "ręczna" polega na edycji pliku ze specyfikacją modelu. W przypadku próbkowania funkcji niedopasowania, wyznaczania wrażliwości niedopasowania na zmiany parametrów modelu oraz w przypadku projektowanej funkcji identyfikacji za pomocą metod optymalizacji musi być stosowana metoda edycji pliku za pomocą procedury programu w środowisku Octave. Obliczone charakterystyki modeli są przechowywane w plikach tekstowych. Są następnie wykorzystywane do wizualizacji (na rys. 65 charakterystyki modeli są przedstawione na tle punktów pomiarowych uzyskanych dla grupy elementów), do próbkowania funkcji niedopasowania (dane na rys. 66a uzyskane przez próbkowanie niedopasowania modelu LEVEL=1 do charakterystyk przejściowych tranzystora dla różnych wartości polaryzacji podłoża  $V_{BS}$ , dzięki czemu dopasowanie charakterystyk wyjściowych tego modelu dla dwóch różnych wartości  $V_{BS}$  na rys. 66b jest dość dobre), wyznaczania wrażliwości niedopasowania na zmiany parametrów modelu (rys. 67).

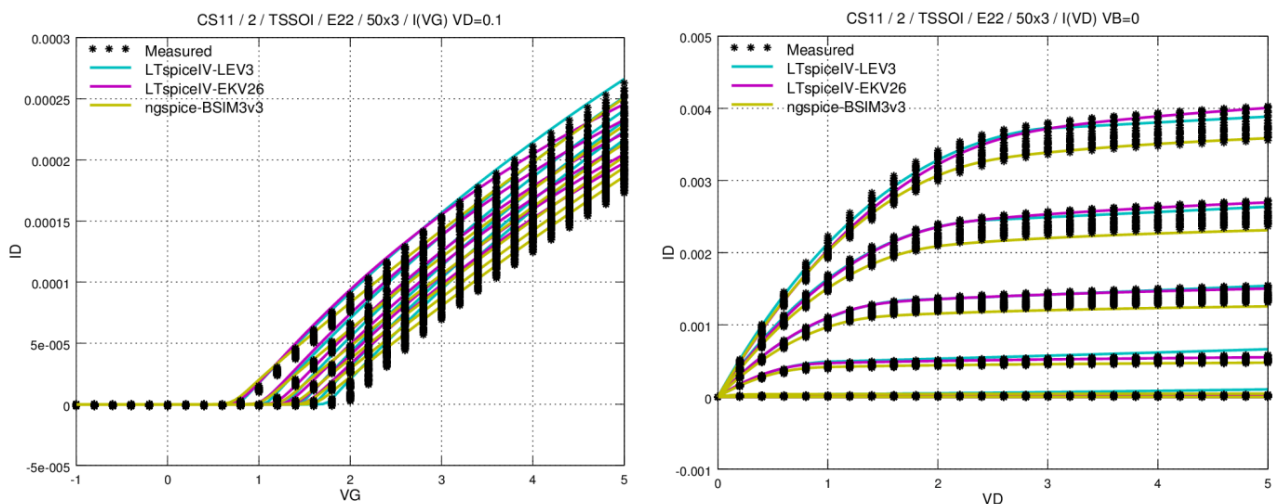
Oprogramowanie w środowisku Octave odwołuje się do modeli p.p. wbudowanych w programach do symulacji układów elektronicznych. W ten sposób dostępne są pełne implementacje modeli z uwzględnieniem funkcji takich jak modyfikacja ich parametrów wraz ze zmianami temperatury. W celu wyznaczenia charakterystyk I(V) danego modelu w danym programie symulacyjnym należy uruchomić w trybie wsadowym (ang. *batch mode*) program symulacyjny z danymi w postaci opisu układu z tranzystorem reprezentowanym przez dany model i z dołączonymi źródłami zasilania zgodnie z warunkami pomiaru. Przygotowanie specyfikacji układu pomiarowego (ang. *netlist*) dla symulatora jest wykonywane



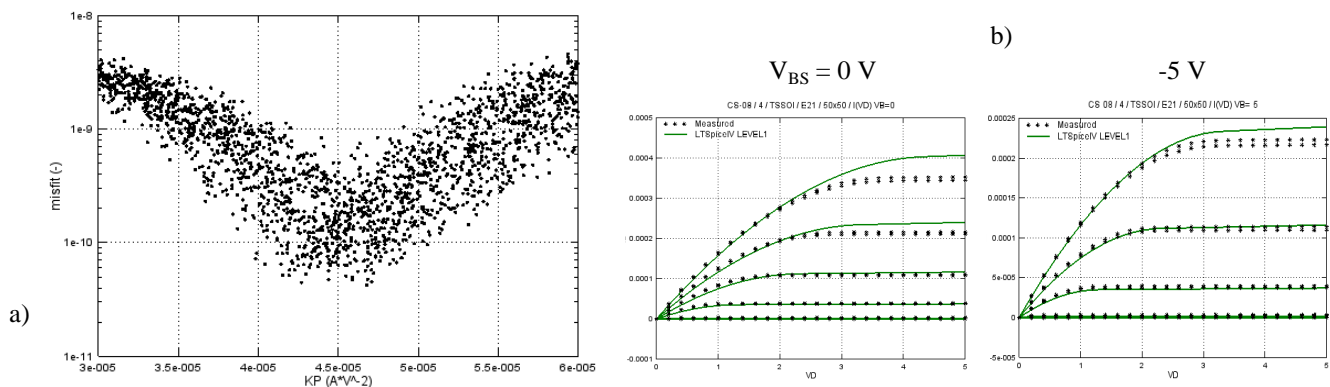


Rys.64 Histogramy zmierzonego prądu drenu a) dla 160 tranzystorów FDSOI NMOS, b) dla 170 tranzystorów FDSOI PMOS; tranzystory z kanałem nieimplantowanym (patrz rys. 23) o rozmiarach kanału  $W=20\mu\text{m}$ ,  $L=3\mu\text{m}$  wytworzone w ITE w technologii FDSOI CMOS (UCL) [161].

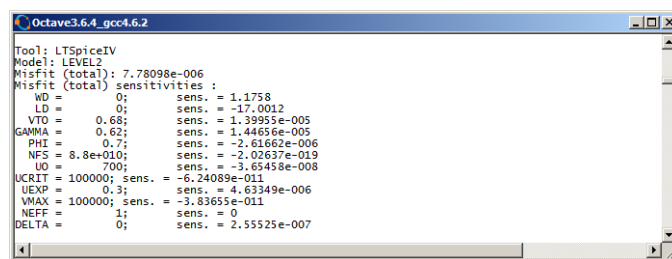
w programie integrującym. Są dwa sposoby edycji plików z parametrami modeli. Metoda "ręczna" polega na edycji pliku ze specyfikacją modelu. W przypadku próbkowania funkcji niedopasowania, wyznaczania wrażliwości niedopasowania na zmiany parametrów modelu oraz w przypadku planowanej funkcji identyfikacji za pomocą metod optymalizacji musi być stosowana metoda edycji pliku za pomocą procedury programu w środowisku Octave. Obliczone charakterystyki modeli są przechowywane w plikach tekstowych. Są następnie wykorzystywane do wizualizacji (na rys. 65 charakterystyki modeli są przedstawione na tle punktów pomiarowych dla grupy elementów), do próbkowania funkcji niedopasowania (dane na rys. 66a uzyskane przez próbkowanie niedopasowania modelu LEVEL=1 do charakterystyk przejściowych tranzystora dla różnych wartości polaryzacji podłoża  $V_{BS}$ , dzięki czemu dopasowanie charakterystyk wyjściowych tego modelu dla dwóch różnych wartości  $V_{BS}$  na rys. 66b jest dość dobre), wyznaczania wrażliwości niedopasowania na zmiany parametrów modelu (rys. 67).



Rys.65 Charakterystyki  $I_D(V_{GS})$  i  $I_D(V_{DS})$  trzech modeli tranzystora MOS: LEVEL=3, EKV 2.6, BSIM3 v.3, w dwóch różnych programach symulacyjnych: LTspiceIV, ngspice, na tle danych pomiarowych grupy tranzystorów NMOS wytworzonych w ITE w technologii CMOS ( $W=50\mu\text{m}$ ,  $L=3\mu\text{m}$ ) [161].



Rys.66 a) Wykres w formie "tornado" obrazujący wpływ współczynnika transkonduktancji  $K_P$  na niedopasowanie modelu tranzystora LEVEL=1 do charakterystyk  $I_D(V_{GS})$  tranzystora NMOS ( $W \times L=50 \times 50\mu\text{m}$ ) dla  $V_{DS}=0.1\text{V}$ ,  $V_{BS}=0, -1, \dots, -5\text{V}$ ; b) Dopasowanie charakterystyk  $I_D(V_{DS})$  dla "optymalnych" wartości parametrów [161].



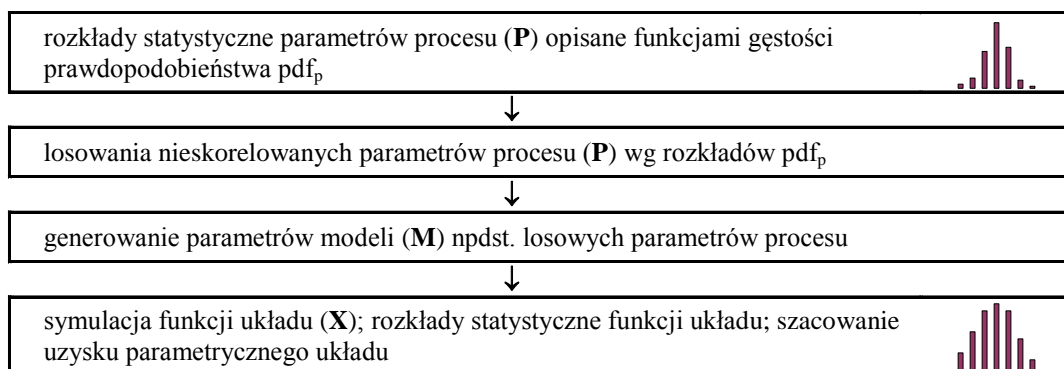
Rys.67 Wyznaczanie wrażliwości niedopasowania modelu tranzystora NMOS LEVEL=2 na zmiany parametrów.

Przedstawiony system oparty na oprogramowaniu klasy FOSS jest nadal rozwijany. W porównaniu z wcześniejszym rozwiązaniem posiada on zaletę polegającą na tym, że środowisko Octave udostępnia bogate biblioteki procedur do analizy danych, w tym procedur do optymalizacji, które są niezbędne w zadaniu quasi-globalnej ekstrakcji parametrów modeli p.p.

### 1.1.3. Zastosowanie modeli "compact" w projektowaniu układów scalonych CMOS.

Projektowanie u.s. jest procesem wieloetapowym, zwykle wymagającym wielu iteracji dla uzyskania końcowego projektu topografii oraz zestawu masek. Rozpoczyna się od projektu systemu, który ma realizować żądane funkcje oraz od specyfikacji dopuszczalnych zakresów wartości tych funkcji. Dalej, zależnie od typu danego u.s. (analogowy/cyfrowy) może on być projektowany w trybie *full custom* lub za pomocą komórek standardowych (ang. *standard cells*). Projektowanie u.s. cyfrowych za pomocą komórek standardowych jest w dużym stopniu zautomatyzowane. Istotnym elementem projektu komórki standardowej są symulacje elektryczne. Projektowanie u.s. w trybie *full custom* jest zautomatyzowane w małym stopniu, zwłaszcza w przypadku analogowych u.s. Obejmuje wiele etapów:

- projekt sieci elektrycznej realizującej określone wcześniej funkcje;
- symulacje sieci elektrycznej; wyznaczanie wrażliwości funkcji układu na zmiany parametrów środowiskowych (zasilanie, temperatura); w symulacjach stosowane są wybrane modele p.p. z parametrami nominalnymi określonymi w specyfikacji procesu technologicznego (ang. *Process Design Kit* - PDK);
- analiza PVT (*Process, Voltage, Temperature*) obejmująca symulacje sieci elektrycznej z uwzględnieniem zaburzeń procesu technologicznego (używane są określone w PDK graniczne wartości parametrów modeli przyrządów półprzewodnikowych, dopuszczalne w danym procesie technologicznym), warunków zasilania, temperatury; analiza PVT (inaczej: analiza typu *corner*) ma na celu sprawdzenie, czy funkcje układu wyznaczone w warunkach ekstremalnych mieszczą się w dozwolonych zakresach;
- analiza Monte Carlo (MC) (rys. 68) obejmująca symulacje sieci elektrycznej dla losowo wybieranych wartościach parametrów modeli, napięć zasilania i temperatury; analiza ta ma na celu wyznaczenie rozkładów zmienności funkcji układu i sprawdzenie, że losowo wygenerowane wartości funkcji układu mieszczą się w zadanych zakresach z wystarczająco wysokim prawdopodobieństwem;
- projekt topografii elementów i połączeń między nimi; projekt topografii układu z uwzględnieniem kontroli reguł projektowania (ang. *Design Rule Check* - DRC); procedury do analizy DRC są zaimplementowane w PDK;
- analiza LVS (ang. *Layout vs Schematic*), której zadaniem jest sprawdzenie zgodności topografii (z uwzględnieniem wszystkich poziomów masek) z projektem sieci elektrycznej; procedury do analizy LVS są zaimplementowane w PDK;
- analiza LPE (ang. *Layout Parameter Extraction*), której zadaniem jest ekstrakcja pełnej sieci elektrycznej projektu układu z uwzględnieniem wszystkich elementów wynikającej z fizycznej struktury układu, np. z sieci połączeń pomiędzy elementami; procedury do analizy LPE są zaimplementowane w PDK;
- blok symulacji elektrycznych: nominalnej, wrażliwości, PVT, MC pełnej sieci elektrycznej reprezentującej fizyczną realizację u.s.



Rys. 68 Typowy schemat symulacji rozrzutów funkcji układu oraz estymacji uzysku parametrycznego metodą Monte-Carlo [175].

W.w. etapy są wykonywane na ogół iteracyjnie, tj. jeżeli analiza na danym etapie wykaże niezgodność funkcji projektu ze specyfikacją układu lub jego bloku, to korygowane są projekt układu, wymiary elementów w układzie, a następnie analizy powtarzane są dla poprawionego projektu. Na podstawie liczby i typów symulacji elektrycznych przeprowadzanych podczas projektowania u.s. (wymienionych powyżej) można powiedzieć, że modele typu "compact", ich dokładność zależąca od parametrów, znajomość ich rozkładów statystycznych wynikających z nieuniknionych rozrzutów procesu technologicznego mają decydujące znaczenie w projektowaniu u.s. Warto również dodać, że znane są efektywne techniki "ręcznego" projektowania topografii tranzystorów w niewielkich blokach analogowych u.s., np. metoda " $g_m/I_D$ ". Technika ta odwołuje się wprost do kompaktowego modelu EKV tranzystorów MOS [168, 169]. Jest to metoda bardzo intuicyjna, a zawdzięcza to m.in. temu, że twórcy tego modelu są projektantami układów elektronicznych/układów scalonych.

W ciągu ostatnich kilkunastu lat skalowanie rozmiarów tranzystorów MOS (rys. 53) doprowadziło do sytuacji, w której rozrzuty globalne i lokalne charakterystyk przyrządów półprzewodnikowych są głównym ograniczeniem uzysku wytwarzanych u.s. bardzo wielkiej skali integracji. Tylko najbardziej zaawansowane technologicznie fabryki są w stanie wytwarzać takie układy. Rozrzuty procesu występują jednak na wszystkich liniach produkcyjnych i są nieuniknione. Prowadzą do dużego wzrostu kosztów wytwarzania u.s. Począwszy od technologii o rozmiarze krytycznym 20nm koszt wytworzenia bramki u.s. jest wyższy niż w technologiach o większym rozmiarze krytycznym [170]. W związku z tym rozrzuty procesu muszą być brane pod uwagę w projektowaniu u.s., aby ich negatywne skutki ekonomiczne mogły być zminimalizowane poprzez rozwiązania projektowe. Najprostszym sposobem minimalizacji wpływu rozrzutów lokalnych jest oczywiście zwiększenie rozmiarów elementów w projekcie. Konsekwencją jest zwiększenie rozmiaru u.s., co negatywnie wpływa na jego koszt.

W sekwencji etapów projektowania u.s. do analizy rozrzutów procesu są standardowo stosowane analiza typu "corner" (analiza na najgorszy przypadek, *worst case* - WC) oraz analiza Monte-Carlo. Są to narzędzia oparte na modelach typu "compact". Służą one do weryfikacji, czy dany projekt jest odporny na maksymalne zaburzenia parametrów modelu oraz do oszacowania uzysku parametrycznego zaprojektowanego u.s. Są to narzędzia, które można nazwać "pasywnymi". Analiza WC sprawdza się w projektowaniu takich cyfrowych u.s., w których liczba skrajnych przypadków (*corners*) jest niewielka. W najprostszym wariacie technologii CMOS są to przypadki FF (*fast* NMOS, *fast* PMOS), FS (*fast* NMOS, *slow* PMOS), SF (*slow* NMOS, *fast* PMOS), SS (*slow* NMOS, *slow* PMOS). W analizie typu "corner" uwzględniany jest oczywiście przypadek TT (*typical* NMOS, *typical* PMOS). Jednak już w najprostszym wariacie technologii CMOS analizowane są dodatkowo skrajne przypadki (*fast/slow*) dla opóźnień wynikających z sieci połączeń w układzie, dla warunków zasilania oraz dla warunków środowiskowych [171]. Wówczas liczba symulacji w analizie WC PVT (*Process, Voltage, Temperature corners*) znacząco wzrasta. W projektowaniu analogowych u.s. liczba przypadków drastycznie rośnie i analiza WC nie jest efektywna obliczeniowo. Ponadto w analizie WC, zwłaszcza przy większej liczbie skrajnych przypadków, jest bardzo trudno uwzględnić korelacje między parametrami modeli typu "compact". Na skutek tego parametry modeli p.p. odpowiadających tym przypadkom mogą być zestawione nieprawidłowo, a wyniki symulacji przypadków skrajnych mogą być zbyt optymistyczne (wynik wewnątrz rozkładu funkcji u.s., np. bliżej niż  $3\sigma$  od wartości średniej) lub zbyt pesymistyczne (wynik na zewnątrz rozkładu funkcji u.s., np. zdecydowanie dalej niż  $3\sigma$  od wartości średniej). Przykład został podany w p. 4.5.5.5. Zbyt optymistyczne określenie funkcji układu w węźle analizy WC może skutkować pogorszeniem uzysku, a nawet wadliwym działaniem u.s. w pewnych warunkach. Zbyt pesymistyczne określenie funkcji układu w węźle analizy WC może skutkować nieoptymalnym projektem (np. zbyt dużą powierzchnią u.s.). Zupełnie odmienną metodą analizy wpływu rozrzutów procesu na działanie projektu u.s. jest analiza Monte-Carlo (MC). Polega na ocenie rozkładów funkcji u.s. wynikających z rozkładów statystycznych nieskorelowanych parametrów procesu. Metoda jest uważana za wiarygodną, chociaż istnieje możliwość tzw. błędu próbkowania. Metoda jest czasochłonna, chociaż znane są jej warianty opracowane w celu zwiększenia szybkości działania (*fast-Monte-Carlo*) [172, 173]. Metoda MC wymaga wcześniejszego określenia rozkładów statystycznych parametrów procesu. W tym celu np. można zastosować metodę BPV omówioną w p. 4.5.5.5. Należy dodać, że wspólną cechą metod WC i MC jest to, że nie działają one w przestrzeni parametrów projektu u.s., na które projektant ma wpływ (np. topografia u.s.). Używane są raczej w celu sprawdzenia poprawności proponowanego projektu lub oszacowania oczekiwanego uzysku parametrycznego.

W świetle przedstawionej pokrótce charakterystyki metod WC i MC można powiedzieć, że bardzo użyteczne byłoby opracowanie i zastosowanie metod aktywnie wspomagających projektowanie u.s. z uwzględnieniem rozrzutów procesu, tj. nie tylko umożliwiających szacowanie uzysku parametrycznego projektu u.s., i zwracających informację o tym, czy wytwarzanie danego u.s. w danym procesie technologicznym o określonych rozrzutach jest ekonomicznie uzasadnione, ale także doprowadzających parametry konstrukcyjne układu do wartości, dla których uzysk parametryczny jest maksymalny. Wg wiedzy autora cele te realizują dwie metody, tj. metoda WCD (*Worst-Case Distance*) oraz metoda bazująca na dystrybucji zmiennych losowych (ang. *cumulative density function* – CDF) opracowana z udziałem autora w ramach projektu FP7 "Compact Modeling Network" - COMON. Obie metody bazują na modelach typu "compact" przyrządów półprzewodnikowych zaimplementowanych w programach EDA.

W rozdziale 4.5.5.5. omówiona została metoda *Backward Propagation of Variance* dla ekstrakcji parametrów charakteryzujących rozrzuty globalne procesu technologicznego. Źródłem danych w metodzie BPV są rozrzuty funkcji (ang. *performances*) układu scalonego lub jego komórki. Funkcje u.s.  $\mathbf{X}$  są kluczowym pojęciem przy rozpatrywaniu uzysku parametrycznego. Ich wartości zależą od  $N_D$  parametrów projektu układu  $\mathbf{D}$ ,  $N_P$  parametrów procesu  $\mathbf{P}$  podlegających rozrzutom,  $N_M$  parametrów modelu  $\mathbf{M}$  niepodlegających rozrzutom i  $N_V$  parametrów środowiskowych  $\mathbf{V}$  (np. zasilanie, temperatura). Wartość uzysku zależy od tego, czy dla określonego projektu  $\mathbf{D}$  i określonych zakresów wartości parametrów  $\mathbf{V}$  funkcje spełniają specyfikacje założone w projekcie. W metodzie WCD [174, 175] dla poszczególnych specyfikacji  $S_i$  funkcji  $X_i$  definiuje się obszary akceptowalności  $A_{X_i}$ , tj. zbiory wartości funkcji  $X_i$  spełniających specyfikacje  $S_i$ . Przecięcie obszarów

akceptowalności dla wszystkich specyfikacji wyznacza obszar akceptowalności funkcji  $A_X$ . Tylko wartości funkcji z wnętrza tego obszaru są dozwolone. Parametry projektu i parametry zasilania w połączeniu z nominalnymi parametrami procesu zapewniają, że funkcje układu pozostają w obszarze  $A_X$ . Jednak w obecności nieuniknionych rozrzutów parametrów procesu możliwe staje się wyjście funkcji układu z obszaru akceptowalności, co oznacza zmniejszenie uzysku. Aby wyznaczyć uzysk parametryczny konieczne jest powiązanie rozkładu wielowymiarowej zmiennej losowej parametrów procesu z obszarem akceptowalności funkcji  $A_X$ . W tym celu przeprowadzana jest transformacja obszaru akceptowalności funkcji na obszar akceptowalności parametrów procesu  $A_P$ . Jest to bardzo ważny krok metody WCD, który odbywa się za pomocą symulacji elektrycznej układu. Obszar akceptowalności parametrów procesu  $A_P$  zależy od projektu układu  $\mathbf{D}$  i parametrów środowiskowych  $\mathbf{V}$ . Uzysk parametryczny  $Y$  dany jest wówczas zależnością (74).

$$Y = \int_{A_P} PDF(\mathbf{P}, \mathbf{P}_{nom}, \mathbf{C}) d\mathbf{P} \quad (74)$$

gdzie  $PDF(\mathbf{P}, \mathbf{P}_{nom}, \mathbf{C})$  oznacza funkcję gęstości prawdopodobieństwa (ang. *probability density function* - PDF) wielowymiarowego rozkładu normalnego (75), w której  $\mathbf{C}$  oznacza macierz kowariancji parametrów procesu  $\mathbf{P}$ , opisującą wariancje poszczególnych parametrów procesu  $P_i$  i korelacje między nimi.

$$PDF(\mathbf{P}, \mathbf{P}_{nom}, \mathbf{C}) = \exp[-0.5(\mathbf{P} - \mathbf{P}_{nom})^T \cdot \mathbf{C} \cdot (\mathbf{P} - \mathbf{P}_{nom})] / [(\sqrt{2\pi})^{NP} \cdot \sqrt{\det(\mathbf{C})}] \quad (75)$$

W wyniku wspomnianej wcześniej transformacji wektor nominalnych parametrów procesu  $\mathbf{P}_{nom}$  znajduje się wewnątrz obszaru akceptowalności  $A_P$ , a hiperpowierzchnie ograniczające obszar akceptowalności  $A_P$  w przestrzeni parametrów procesu  $\mathbf{P}$  odpowiadające "płaskim" ograniczeniom obszaru  $A_X$ , są "zakrzywione". Zatem można wyznaczyć odległości punktu  $\mathbf{P}_{nom}$  od poszczególnych ograniczeń  $A_P$ . Noszą one nazwę *worst-case distances*, od której pochodzi nazwa metody. Metoda WCD doprowadza projekt danego u.s. do rozwiązania optymalnego ze względu na uzysk parametryczny poprzez dobór parametrów projektu oraz nominalnych wartości parametrów procesu, które maksymalizują wspomniane odległości  $\mathbf{P}_{nom}$  od ograniczeń  $A_P$ . Możliwość zmian nominalnych wartości parametrów procesu nie jest w pełni zrozumiała, ponieważ oznacza ona, że optymalne projekty różnych układów, a więc dla różnych specyfikacji, mogą być skonstruowane dla różnych nominalnych wartości parametrów procesu. A przecież dla danej technologii istnieje jeden zbiór nominalnych parametrów procesu. Metoda WCD nie jest w pełni intuicyjna także przez to, że działa w przestrzeni parametrów procesu. Posługuje się bardzo złożonym aparatem obliczeniowym. Należy jednak podkreślić, że została ona zaimplementowana i jest stosowana w komercyjnym oprogramowaniu CAD MunEDA WiCkeD<sup>TM</sup> [176].

Z udziałem autora została zaproponowana inna metoda projektowania, która umożliwi poszukiwanie optymalnego projektu u.s. z uwzględnieniem rozrzutów globalnych [177, 178, 179]. Pozwala ona wprost analizować zależność uzysku parametrycznego od zmiennych projektu u.s., określać uzysk, określać projekt optymalny z punktu widzenia uzysku. Jest ona łatwiejsza od metody WCD pod względem aparatu matematycznego i bardziej intuicyjna, ponieważ działa wprost w przestrzeni parametrów projektu (dostępnej dla projektanta u.s.), a nie w przestrzeni parametrów procesu. Na skutek tego nie umożliwia ona jednak wyboru/modyfikacji nominalnych parametrów procesu, które traktuje jako dane. Jako wprowadzenie do proponowanej metody rozważmy dwa proste przykłady.

**Przykład 1:** Dany jest proces technologiczny, który umożliwia wytworzenie warstwy przewodzącej o rezystancji warstwowej  $R_s$ , która posiada wartość średnią  $R_{s,mean}$  oraz podlega rozrzutowi o odchyleniu standardowym  $\sigma_{R_s}$ . Zadaniem jest zaprojektować rezystor o ustalonej długości  $L$  i o rezystancji  $R$  spełniającej z największym prawdopodobieństwem warunek  $R_{min} \leq R \leq R_{max}$ .

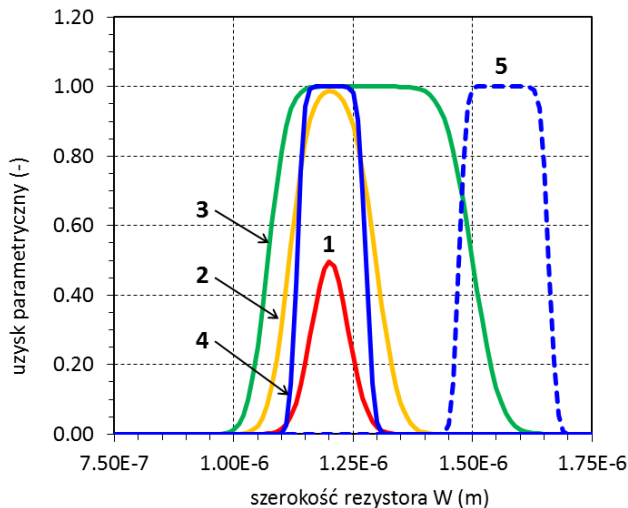
Rezystancję warstwową  $R_s$  możemy uważać za zmienną losową. Przyjmijmy, że posiada ona rozkład normalny, tj.  $R_s \sim \mathcal{N}(R_{s,mean}, \sigma_{R_s})$ . Wówczas postawione zadanie można zapisać w postaci (76)

$$\max_W P(R_{min} \leq R \leq R_{max}) \quad (76)$$

która jest równoważna (77)

$$\max_W P(R_{min} \cdot W/L \leq R_s \leq R_{max} \cdot W/L) = \max_W [P(R_s \leq R_{max} \cdot W/L) - P(R_s \leq R_{min} \cdot W/L)] \quad (77)$$

Zatem zadanie zostało sformułowane jako problem optymalizacji z wykorzystaniem dystrybuanty (*cumulative distribution function* – CDF) zmiennej losowej  $R_s$  o rozkładzie normalnym. Dla pięciu wariantów parametrów wyznaczono wpływ szerokości rezystora  $W$  na uzysk parametryczny w (77). Wyniki są przedstawione na rys. 69 i można je streścić następująco. Dla bardzo wąskiego zakresu ( $R_{min}, R_{max}$ ) (wariant 1) uzysk posiada dobrze określone maksimum (projekt optymalny), lecz jest bardzo niski. Jeżeli tolerancja ( $R_{min}, R_{max}$ ) jest większa (wariant 2), to uzysk posiada dobrze określone maksimum (projekt optymalny) i jest wystarczająco wysoki (~100%). Jeżeli poszerzymy tolerancję ( $R_{min}, R_{max}$ ) (wariant 3) lub poprawimy powtarzalność procesu (wariant 4) to pojawiają się przedziały szerokości  $W$ , dla których uzysk wynosi 100%. Wówczas dany proces jest bardzo bezpieczny i odporny na błędy projektu. Wreszcie, jeżeli zmieni się nominalna wartość rezystancji warstwowej i zachowana jest wysoka powtarzalność procesu (wariant 5), to obserwujemy przesunięty i rozciągnięty w porównaniu z wariantem 4 zakres szerokości  $W$ , w którym zapewniony jest 100% uzysk. Wyniki te pokazują, że zastosowana metoda umożliwia znalezienie optymalnego projektu, pozwala oszacować uzysk i stwierdzić, czy w danym procesie możliwe jest wytworzenie rezystora z zadowalającym uzyskiem.



|   | $R_{min}$ ( $\Omega$ ) | $R_{max}$ ( $\Omega$ ) | $L$ (m)             | $R_{s,mean}$ ( $\Omega/sq$ ) | $\sigma_{R_s}$ ( $\Omega/sq$ ) |
|---|------------------------|------------------------|---------------------|------------------------------|--------------------------------|
| 1 | 980                    | 1020                   | $1.2 \cdot 10^{-4}$ | 10                           | 0.3                            |
| 2 | 925                    | 1075                   | $1.2 \cdot 10^{-4}$ | 10                           | 0.3                            |
| 3 | 800                    | 1120                   | $1.2 \cdot 10^{-4}$ | 10                           | 0.3                            |
| 4 | 940                    | 1060                   | $1.2 \cdot 10^{-4}$ | 10                           | 0.1                            |
| 5 | 940                    | 1060                   | $1.2 \cdot 10^{-4}$ | 13                           | 0.1                            |

Rys.69 Zależność prawdopodobieństwa  $P(R_{min} \leq R \leq R_{max})$  od szerokości rezystora (przykład 1)

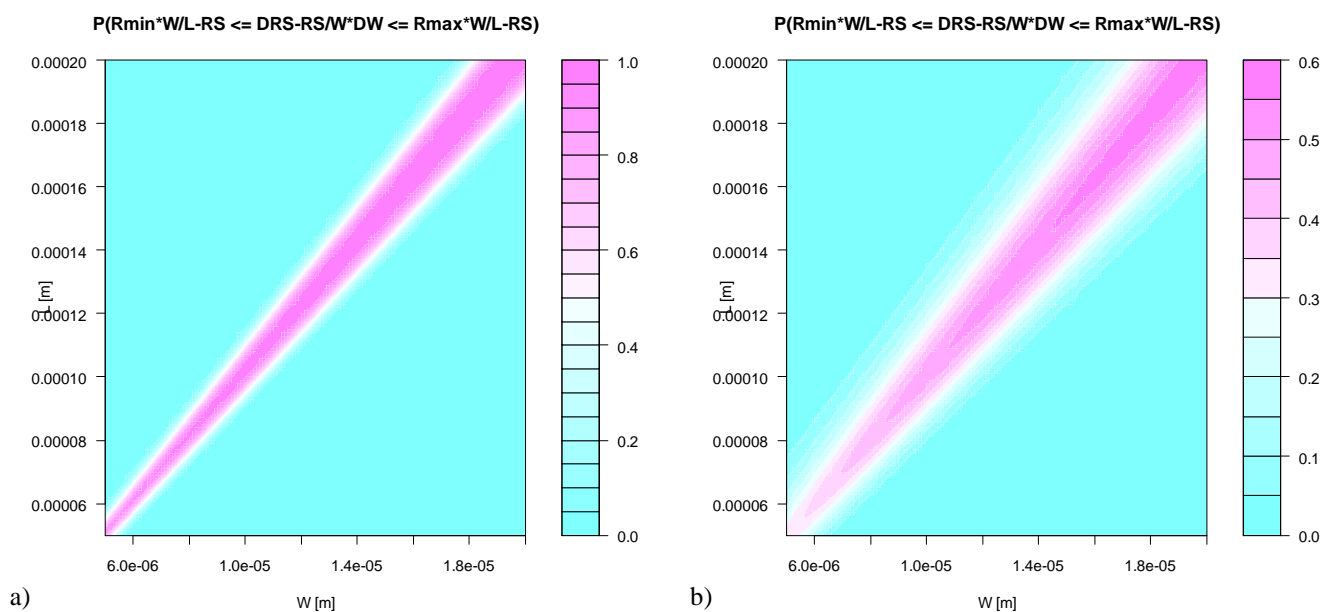
**Przykład 2:** Dany jest proces technologiczny, który umożliwia wytworzenie warstwy przewodzącej o rezystancji warstwowej podlegającej rozrzutowi  $\delta R_s \sim \mathcal{N}(0, \sigma_{R_s})$  oraz ścieżek w tej warstwie, których szerokość podlega rozrzutowi  $\delta W \sim \mathcal{N}(0, \sigma_W)$ . Zadaniem jest zaprojektować rezystor o rezystancji  $R$  z największym prawdopodobieństwem spełniającej warunek  $R_{min} \leq R \leq R_{max}$ . Zadanie (78)

$$\max_{W,L} P(R_{min} \leq R \leq R_{max}) = \max_{W,L} P(R_{min} \leq (R_s + \delta R_s) \cdot L / (W + \delta W) \leq R_{max}) \quad (78)$$

można przekształcić do postaci (79)

$$\max_{W,L} P(R_{min} \cdot W / L - R_s \leq \delta R_s - R_s \cdot \delta W / W \leq R_{max} \cdot W / L - R_s) \quad (79)$$

Zatem zadanie zostało sformułowane jako problem optymalizacji z wykorzystaniem dystrybuanty różnicy niezależnych zmiennych losowych  $\delta R_s$  i  $\delta W$  o rozkładach normalnych. Na rys. 70 przedstawiono 2 przypadki rozkładów prawdopodobieństwa w (79) w zależności od szerokości  $W$  i długości rezystora  $L$ . W. Obliczenia przeprowadzono dla  $R_s = 10 \Omega/sq$ ,  $R_{min} = 95 \Omega$ ,  $R_{max} = 110 \Omega$ . W przypadku przedstawionym na rys. 70a  $\sigma_{R_s} = 0.2 \Omega$ ,  $\sigma_W = 0.2 \cdot 10^{-6} m$ , a w przypadku przedstawionym na rys. 70b  $\sigma_{R_s} = 0.8 \Omega$ ,  $\sigma_W = 0.8 \cdot 10^{-6} m$ . W przypadku procesu o małych rozrzutach wytworzenie rezystora o wartości z założonego przedziału jest możliwe ze 100% uzyskiem. Natomiast w przypadku procesu o dużych rozrzutach nie jest możliwe osiągnięcie zadawalającego uzysku i uzysk ten maleje wraz ze zmniejszaniem wymiarów rezystora. Warto zauważyć, że metoda bazująca na CDF działa wprost na zmiennych projektu ( $W$ ,  $L$ ). Zatem jeżeli zostałyby wprowadzone ograniczenia na te zmienne (np.  $W_{min}$ ,  $W_{max}$ ,  $L_{max}$ ), to po uwzględnieniu ich na rozkładach na rys. 70 otrzymalibyśmy natychmiastowe rozwiązanie - projekt optymalny.



Rys.70 Prawdopodobieństwo  $P(R_{min} \leq R \leq R_{max})$  w funkcji szerokości  $W$  i długości  $L$  rezystora, w którym rezystancja  $R_s$  i szerokość  $W$  podlegają rozrzutowi  $\delta R_s$  i  $\delta W$  o rozkładzie normalnym.



Wyniki przedstawione w obu prostych przykładach doprowadziły do bardziej ogólnego sformułowania metody projektowania u.s. z uwzględnieniem rozrzutów globalnych, bazującej na CDF i zorientowanej na maksymalizację uzysku parametrycznego. Analogicznie do metody WCD wprowadzmy następujące oznaczenia:  $\mathbf{D}$  - wektor  $N_D$  parametrów projektu,  $\mathbf{P}$  - wektor  $N_P$  parametrów procesu (być może będących parametrami modeli) podlegających rozrzutom,  $\mathbf{M}$  - wektor  $N_M$  parametrów modeli przyrządów półprzewodnikowych w układzie niepodlegających rozrzutom,  $\mathbf{V}$  - wektor  $N_V$  parametrów środowiskowych,  $\mathbf{X}$  - wektor  $N_X$  funkcji u.s. (zależny od  $\mathbf{D}$ ,  $\mathbf{P}$ ,  $\mathbf{M}$ ) oraz  $\mathbf{S}$  - wektor  $N_X$  specyfikacji u.s. (zakładamy, że każda funkcja u.s. posiada swoją specyfikację).

Zadanie określenia optymalnego projektu można wyrazić za pomocą (80)

$$\mathbf{D}_{opt} = \operatorname{argmax}_{\mathbf{D}} \{P(\mathbf{X} \subset \mathbf{S})\} \quad (80)$$

Warunek spełnienia przez funkcje układu  $\mathbf{X}$  specyfikacji  $\mathbf{S}$  (ozn.  $\mathbf{X} \subset \mathbf{S}$ ) określa uzysk parametryczny u.s.  $\mathbf{D}_{opt}$  maksymalizuje uzysk parametryczny. Typowo warunek ten przyjmuje postać zbioru warunków w formie (81).

$$\mathbf{X} \subset \mathbf{S} \equiv \begin{cases} X_{1,min} \leq X_1(\mathbf{D}, \mathbf{P}, \mathbf{M}, \mathbf{V}) \leq X_{1,max} \\ X_{2,min} \leq X_2(\mathbf{D}, \mathbf{P}, \mathbf{M}, \mathbf{V}) \leq X_{2,max} \\ \dots \\ X_{NX,min} \leq X_{NX}(\mathbf{D}, \mathbf{P}, \mathbf{M}, \mathbf{V}) \leq X_{NX,max} \end{cases} \quad (81)$$

Każdy z cząstkowych warunków w (81) określa cząstkowy uzysk parametryczny. Uzysk parametryczny jest zmniejszany przez odchylenia parametrów procesu (parametrów modeli) od wartości nominalnych, tzn.  $\mathbf{P} = \mathbf{P}_{nom} + \delta\mathbf{P}$ . Przy założeniu, że te odchylenia są "małe", funkcje układu można zapisać w postaci (82).

$$X_i(\mathbf{D}, \mathbf{P}, \mathbf{M}) = X_i(\mathbf{D}, \mathbf{P}_{nom} + \delta\mathbf{P}, \mathbf{M}, \mathbf{V}) \approx X_i(\mathbf{D}, \mathbf{P}_{nom}, \mathbf{M}, \mathbf{V}) + \sum_{j=1}^{NP} \left( \partial X_i / \partial P_j \Big|_{\mathbf{D}, \mathbf{P}_{nom}, \mathbf{M}, \mathbf{V}} \right) \cdot \delta P_j \quad (82)$$

Wyrazy  $X_i(\mathbf{D}, \mathbf{P}_{nom}, \mathbf{M}, \mathbf{V})$  oznaczają wartości nominalne funkcji układu. Wyrazy  $S_{ij} = \partial X_i / \partial P_j$  oznaczają wrażliwości i-tej funkcji układu na zmiany j-tego parametru procesu w punkcie nominalnym. Zostały one wprowadzone wcześniej w metodzie BPV charakteryzacji rozrzutów globalnych.  $\delta P_j$  oznaczają losowe zaburzenia parametrów modeli/procesu. Zatem zadanie (80) można zapisać w postaci:

$$\mathbf{D}_{opt} = \operatorname{argmax}_{\mathbf{D}} \left\{ P \left( \bigcap_{i=1}^{NX} [X_{i,min} - X_i(\mathbf{D}, \mathbf{P}_{nom}, \mathbf{M}, \mathbf{V}) \leq \sum_{j=1}^{NP} S_{ij} \cdot \delta P_j \leq X_{i,max} - X_i(\mathbf{D}, \mathbf{P}_{nom}, \mathbf{M}, \mathbf{V})] \right) \right\} \quad (83)$$

Założmy w tym miejscu, że zaburzenia parametrów procesu są niezależnymi zmiennymi losowymi o rozkładach normalnych, tzn.  $\delta P_j \sim \mathcal{N}(0, \sigma_{Pj})$ . Wówczas  $Y_i$  - suma zmiennych  $S_{ij} \cdot \delta P_j$  jest zmienną losową o rozkładzie normalnym  $Y_i \sim \mathcal{N}(0, \sigma_{Yi})$ , gdzie  $\sigma_{Yi}^2 = \sum_{j=1}^{NP} S_{ij}^2 \cdot \sigma_{Pj}^2$

Trzeba zaznaczyć, że założenie o niezależności zmiennych losowych  $\delta P_j$  jest dość silne. Umożliwiło ono jednak uproszczenie opisu funkcji  $Y_i$  oraz łatwe wyznaczenie jej wariancji (wrażliwości, wariancje zaburzeń są znane).

Rozwiązanie (83) jest złożonym zagadnieniem ze względu na nieuniknione korelacje między funkcjami danego u.s. (uwzględnione w metodzie WCD poprzez użycie macierzy kowariancji  $\mathbf{C}$ ). Jeżeli jednak zaniedbamy te korelacje, to (83) można zapisać w postaci (85).

$$\mathbf{D}_{opt} \approx \operatorname{argmax}_{\mathbf{D}} \left\{ \prod_{i=1}^{NX} P \left( X_{i,min} - X_i(\mathbf{D}, \mathbf{P}_{nom}, \mathbf{M}, \mathbf{V}) \leq Y_i \leq X_{i,max} - X_i(\mathbf{D}, \mathbf{P}_{nom}, \mathbf{M}, \mathbf{V}) \right) \right\} \quad (85)$$

Wg powyższego założenia projekt optymalny  $\mathbf{D}_{opt}$  maksymalizuje iloczyn cząstkowych uzysków parametrycznych. Ponieważ zmienne  $Y_i$  w (85) mają rozkłady normalne, więc zadanie optymalizacji projektu można wyrazić w postaci (86)

$$\mathbf{D}_{opt} \approx \operatorname{argmax}_{\mathbf{D}} \left\{ \prod_{i=1}^{NX} \left[ CDF_i \left( X_{i,max} - X_i(\mathbf{D}, \mathbf{P}_{nom}, \mathbf{M}, \mathbf{V}) \right) - CDF_i \left( X_{i,min} - X_i(\mathbf{D}, \mathbf{P}_{nom}, \mathbf{M}, \mathbf{V}) \right) \right] \right\} \quad (86)$$

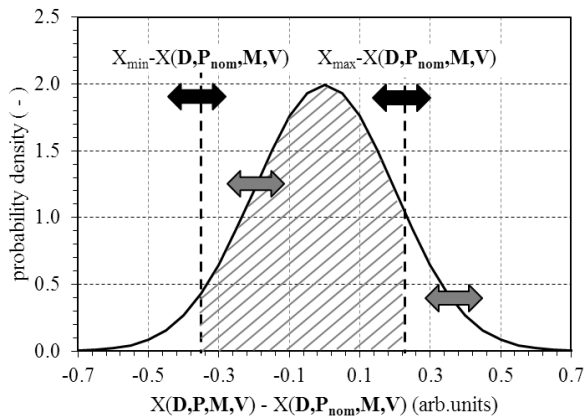
Prosta ilustracja działania metody CDF dla jednej funkcji układu jest przedstawiona na rys. 71. Zadanie znalezienia projektu optymalnego  $\mathbf{D}_{opt}$  polega na zmienianiu  $\mathbf{D}$  tak, aby wynikające z tego zmiany granic  $X_{max} - X(\mathbf{D}, \mathbf{P}_{nom}, \mathbf{M}, \mathbf{V})$ ,  $X_{min} - X(\mathbf{D}, \mathbf{P}_{nom}, \mathbf{M}, \mathbf{V})$  oraz zmiany kształtu funkcji rozkładu (poprzez wrażliwości zależne od  $\mathbf{D}$ ) prowadziły do maksymalizacji pola zakresowanej powierzchni.

Dla zilustrowania opracowanej metody bazującej na CDF przeprowadzono próbę zoptymalizowania konstrukcji pięciostopniowego oscylatora pierścieniowego zaprojektowanego w technologii CMOS (rys. 72a). Działanie oscylatora było opisane dwiema funkcjami: pobieraną mocą oraz częstotliwością oscylacji. Do analizy tego układu zastosowano następujące programy:

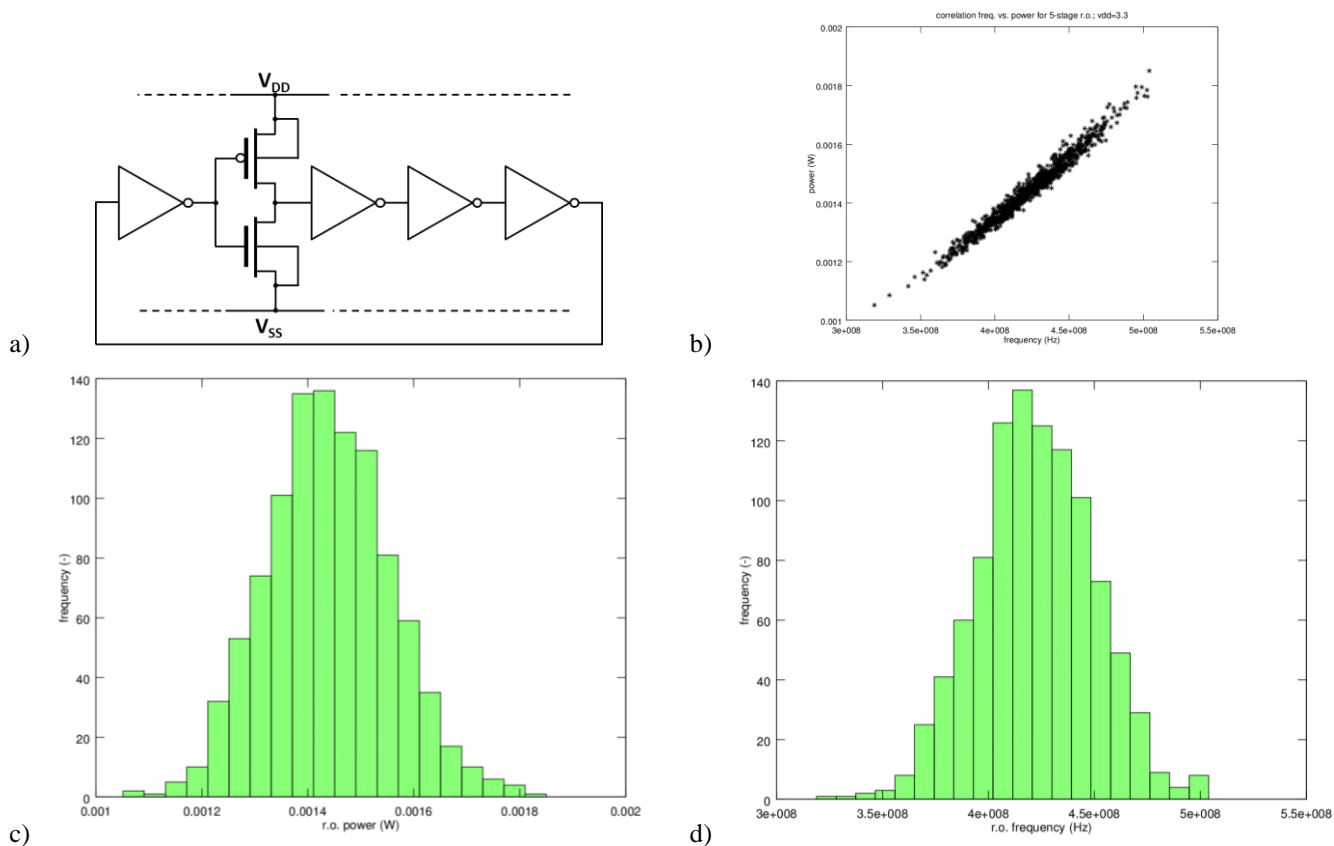
- GNU Octave - do losowego generowania zmiennych parametrów procesu, do wywoływania programu do symulacji elektrycznej układu, do analizy danych i do wyznaczania uzysku parametrycznego wg metody opisanej powyżej;
- ngspice - do symulacji elektrycznej układu oscylatora.

W programie ngspice tranzystory NMOS, PMOS były reprezentowane przez model BSIM3v.3. Jako losowo zmienne parametry procesu zostały użyte: VFB - napięcie płaskich pasm, TOX - grubość dielektryka bramkowego, NSUB, NCH - koncentracje domieszki w podłożu i kanale, XJ - głębokość złączy, UO - ruchliwość nośników, WINT, LINT zmiany szerokości i długości kanału. Na rys. 72b przedstawiono silną korelację pomiędzy pobieraną mocą i częstotliwością oscylacji

układu. Wykres uzyskano przy 1000 losowaniach parametrów procesu. Rozkłady pobieranej mocy i częstotliwości przedstawiono na rys. 72c, d.

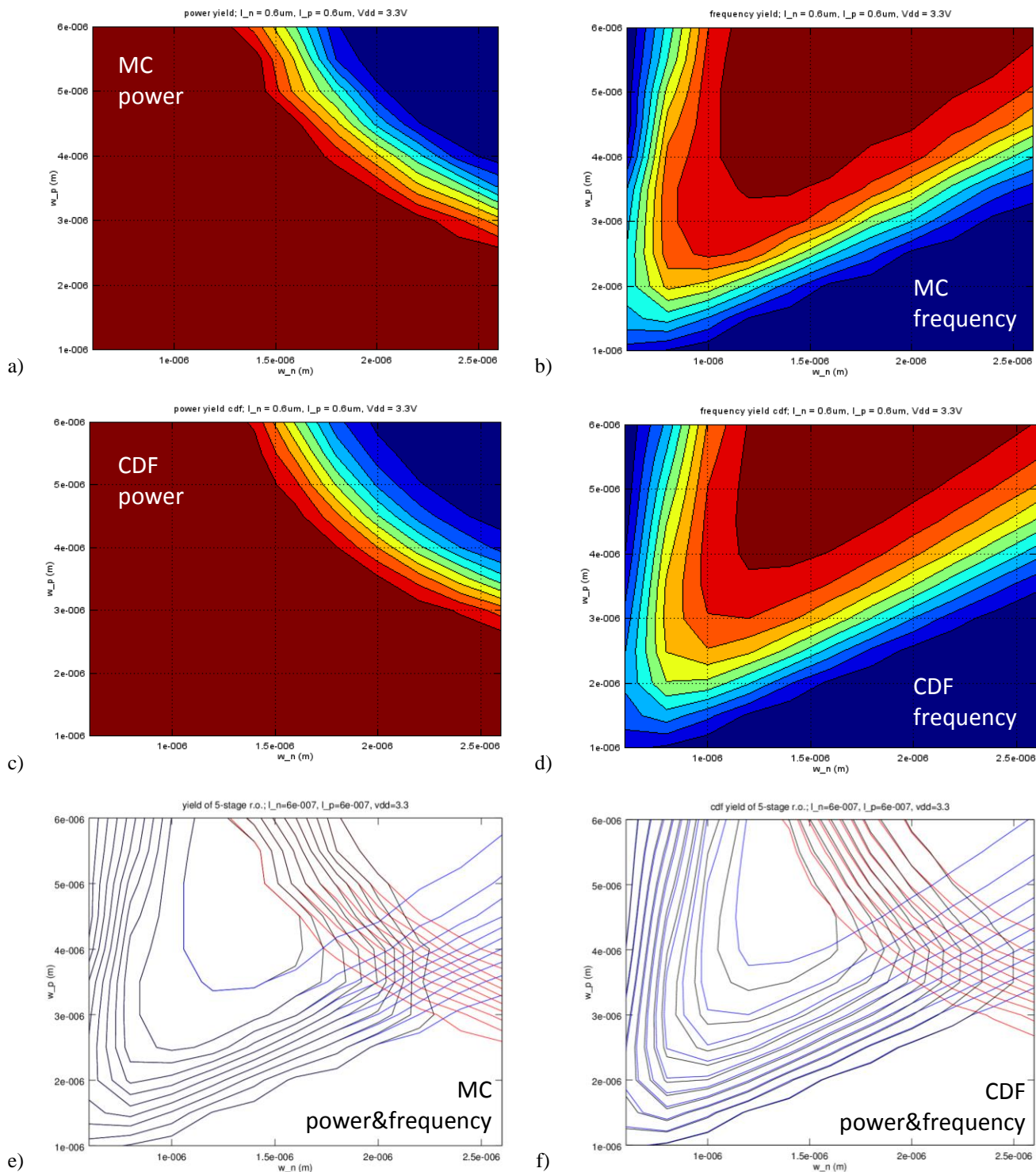


Rys.71 Ilustracja działania metody optymalizacji projektu u.s. bazującej na CDF [175].



Rys.72 Oscylator pierścieniowy CMOS i jego funkcje (parametry) z uwzględnieniem rozrzutów parametrów procesu: a) prosty schemat układu, b) korelacja pomiędzy pobieraną mocą oraz częstotliwością oscylacji, c) histogram pobieranej mocy, d) histogram częstotliwości oscylacji [177].

Optymalizacja konstrukcji oscylatora polegała na dobraniu szerokości tranzystorów NMOS i PMOS aby uzyskać maksymalne prawdopodobieństwo spełnienia warunków: pobierana moc  $\leq P_{max}$ ,  $f_{min} \leq$  częstotliwość oscylacji  $\leq f_{max}$ . Jako dane odniesienia rozkłady uzysku cząstkowego i całkowitego w funkcji szerokości tranzystorów wygenerowane zostały metodą Monte-Carlo. Następnie wygenerowane zostały rozkłady uzysku wyznaczone metodą CDF. Ich porównanie przedstawiono na rys. 73. Mimo, że metoda CDF została użyta z uwzględnieniem silnego założenia braku korelacji pomiędzy funkcjami oscylatora, co nie jest zgodne z danymi na rys. 72b, uzyskano dobrą zgodność oszacowania uzysku metodami CDF i MC przy wielokrotnie mniejszym nakładzie obliczeniowym dla metody CDF. Zatem w tym przypadku metoda CDF umożliwia efektywne wyznaczenie projektu optymalnego u.s.



Rys.73 Optymalizacja konstrukcji oscylatora pierścieniowego CMOS; zależność cząstkowego i całkowitego uzysku parametrycznego od szerokości tranzystorów NMOS, PMOS; porównanie z uzyskiem wyznaczonym metodą Monte-Carlo: a) b) uzysk cząstkowy wyznaczony metodą MC, c) d) uzysk cząstkowy wyznaczony metodą CDF; e) f) uzysk cząstkowy i całkowity wyznaczony metodami MC, CDF [177].

## 1.2. Podsumowanie

W niniejszym opracowaniu przedstawione zostały (subiektywne) poglądy autora na rolę modelowania typu "compact" przyrządów półprzewodnikowych w zadaniach charakteryzacji i diagnostyki mikro- i nanoelektronicznych procesów technologicznych ze szczególnym uwzględnieniem technologii CMOS oraz w zadaniach projektowania układów scalonych CMOS. W głównych częściach opracowania opisane zostały elementy budowy modeli typu "compact" przyrządów półprzewodnikowych, konstrukcji algorytmów ekstrakcji ich parametrów z uwzględnieniem rozkładów statystycznych oraz zastosowania modeli "compact" w różnych podejściach do projektowaniu u.s., w tym z uwzględnieniem rozrzutów procesów technologicznych. Opis w.w. zagadnień został poparty przykładami modeli i metod opracowanych z udziałem autora.

Autor ma świadomość, że przedstawione opracowanie pokrywa tylko niewielki zakres tematyki modelowania typu "compact" i jego zastosowania w mikroelektronice. Pogłębione opisy wielu poruszonych zagadnień znajdują się choćby w pozycjach [1-12, 70, 71] bibliografii. Jednak myślą przewodnią niniejszego opracowania było ukazanie tej problematyki na

tle opracowań własnych autora. W konsekwencji pewne zagadnienia są omówione w pracy szerzej niż inne. Jednym z zamiarów autora, być może niedostatecznie udokumentowanym, było wykazanie, że metody modelowania i ekstrakcji parametrów modeli "compact" mikroelektronicznych p.p. mogą być w szerokim zakresie adaptowane dla zastosowań w dynamicznie rozwijających się technologiach przyrządów spoza klasycznej mikroelektroniki krzemowej, np. tranzystorów HEMT na bazie związków AlGaAs/GaAs, AlGaN/GaN, przyrządów elektronicznych na bazie tzw. półprzewodników organicznych lub półprzewodników tlenkowych, sensorów, mikrosystemów klasy MEMS (ang. *Micro-Electro-Mechanical Systems*), MOEMS (ang. *Micro-Opto-Electro-Mechanical Systems*). Przykłady prac prowadzonych z udziałem autora w dwóch ostatnich dziedzinach są przedstawione m.in. w [67, 85, 128, 134]. Oczywiście, w tych dyscyplinach powstało wiele dojrzałych prac, także z udziałem zespołów polskich (np. [180, 181]). Na uwagę zasługuje zastosowanie metod modelowania i symulacji obiektów biologicznych w środowiskach EDA przeznaczonych do symulacji układów elektronicznych (np. [182]). Przykładem bardzo interesującego podejścia integrującego w pełni metody modelowania typu "compact" w dziedzinie elektrycznej z przyrządami/blokami MEMS/MOEMS są prace [183, 184], w których pokazano drogę od praw fizyki (np. w domenie mechanicznej) do modeli obliczeniowych zaimplementowanych w formie procedur w języku opisu sprzętu (Verilog-A), a następnie w programach do symulacji układów elektronicznych. Powodem zainteresowania narzędziami EDA ze strony zespołów niezwiązanych z elektroniką jest to, że narzędzia tej klasy nie były tak intensywnie rozwijane w innych dyscyplinach. Z chwilą opracowania efektywnych interfejsów w programach EDA (np. Verilog-A) techniki modelowania typu "compact" zaczęły być wykorzystywane dla potrzeb rozwoju technologii współczesnych heterogenicznych systemów, które do charakteryzacji i projektowania wymagają zastosowania praw fizyki w różnych domenach, zapisania ich w formie modeli, a następnie zaimplementowania tych modeli w wydajnych programach obliczeniowych.

Warszawa, 5 marca 2018 r.

*Daniel Tomaszewski*

.....  
Daniel Tomaszewski