

Łódź, 11.01.20143 r.

Prof. dr hab. Zygmunt Ciota
Politechnika Łódzka
Katedra Mikroelektroniki i Technik Informatycznych
ul. Wólczańska 221/223, 90-924 Łódź

OCENA

**dorobku naukowego, dydaktycznego i organizacyjnego
Pana dr inż. Rafała Długosza
w związku z wszczętym przez
Centralną Komisję do Spraw Stopni i Tytułów
postępowaniem habilitacyjnym**

Informacje ogólne:

Dr inż. Rafał Długosz ukończył studia magisterskie na Wydziale Elektrycznym Politechniki Poznańskiej w dziedzinie Automatyki i Robotyki w roku 1996. Rozprawę doktorską obronił na tym samym wydziale w 2004 roku.

W latach 1999-2010 był zatrudniony w Politechnice Poznańskiej, początkowo na Wydziale Elektrycznym, a następnie na Wydziale Informatyki i Zarządzania. Od października 2010 roku pracuje w Uniwersytecie Technologiczno-Przyrodniczym w Bydgoszczy na Wydziale Telekomunikacji, Informatyki i Elektrotechniki. Ponadto, od 2002 roku pracuje na stanowisku dydaktycznym w Wyższej Szkole informatyki i Umiejętności w Łodzi (w oddziale zamiejscowym w Bydgoszczy).

Po doktoracie dr inż. Rafał Długosz prowadził badania dotyczące analizy i projektowania układów scalonych, głównie analogowych i analogowo-cyfrowych w technologii CMOS. Prace te dotyczyły specjalizowanych układów scalonych projektowanych pracochołną metodą full-custom. Istotny był aspekt aplikacyjny prowadzonych badań. Należy tu przede wszystkim wymienić czynny udział Habilitanta przy projektowaniu bloków składowych systemów obrazowania medycznego w medycynie nuklearnej, układów nadajników i odbiorników wysokiej częstotliwości, przetworników analogowo-cyfrowych jak również udział w projektach dotyczących sztucznych sieci neuronowych.

Dorobek naukowy:

Na najważniejszą część dorobku naukowego składa się cykl ośmiu publikacji stanowiących osiągnięcie naukowe o którym mowa w art. 16 ust. 2 „Ustawy o Stopniach Naukowych i Tytule Naukowym oraz o Stopniach i Tytule w Zakresie Sztuki”. Osiągnięcie naukowe zostało zatytułowane: „Analogowe oraz analogowo-cyfrowe specjalizowane układy scalone niskiego poboru mocy pracujące w trybie równoległym oraz asynchronicznym”. W skład osiągnięcia wchodzi publikacje współautorskie w renomowanych czasopismach międzynarodowych. Wkład Habilitanta w jednym artykule wynosi 40 %, we wszystkich pozostałych przekracza 50 %. Przedstawiony dorobek naukowy był publikowany w takich czasopismach, jak: IEEE Transactions on Neural Networks, IEEE Transactions on Circuits and Systems, Microelectronics Journal, Neurocomputing.

Ocena osiągnięcia naukowego: „Analogowe oraz analogowo-cyfrowe specjalizowane układy scalone niskiego poboru mocy pracujące w trybie równoległym oraz asynchronicznym”

Cykl publikacji, przedstawiony jako osiągnięcie naukowe, dotyczy analizy, projektowania i realizacji układów analogowych i analogowo-cyfrowych w technologii CMOS. Autor przeprowadził analizę reprezentatywnych struktur realizujących przede wszystkim sieci neuronowe. Opracowane rozwiązania charakteryzują się pracą asynchroniczną bez stosowania układów zegarowych, lub możliwościami wykonywania kilku operacji w jednym cyklu zegarowym i inicjowanych zboczem zegara. Ponadto, w opracowanych układach, szczególnie w przypadku samoorganizujących się sieci Kohonena, zaimplementowano tryb pracy równoległej. Wspólnym celem prezentowanych projektów jest uzyskanie jak najmniejszego poboru mocy, dużej szybkości przetwarzania sygnałów oraz jak najmniejszej powierzchni układu scalonego, w odniesieniu do istniejących rozwiązań cyfrowych. Cel ten został osiągnięty poprzez implementację układów pracujących w trybie prądowym opartych na zwierciadłach prądowych. Należy tu zwrócić uwagę na fakt, że Habilitant jest dobrze zorientowany nie tylko w zaletach trybu prądowego wykorzystywanego w technologii CMOS, ale również zna jego wady, dotyczące głównie niedopasowania tranzystorów i wpływu pojemności pasozytniczych na

dokładność przetwarzania sygnałów prądowych. Na podstawie przeprowadzonych symulacji komputerowych Habilitant udowodnił znaczne zmniejszenie poboru mocy w stosunku do odpowiedników cyfrowych, jak również wykazał istotne przyspieszenie obliczeń w porównaniu z komputerami PC, widoczne, np. przy realizacji scalonej samoorganizującej się sieci neuronowej z implementacją algorytmu typu WTA (Winner-Takes-All).

Układy ASIC były projektowane pracochołną metodą full custom, jednak dzięki tej metodzie Autor miał dużą swobodę w doborze wymiarów tranzystorów oraz możliwość projektowania topografii układu scalonego, umożliwiającej minimalizację poboru mocy, powierzchni oraz zapewnienia dużej szybkości przetwarzania. W przedstawionym do recenzji osiągnięciu naukowym (8 artykułów) zamieszczono imponującą liczbą symulacji komputerowych z uwzględnieniem symulacji postlayoutowych. Pewien niedosyt budzi natomiast mała liczba wykresów obrazujących badania laboratoryjne wykonanych prototypów, dla potwierdzenia symulacji komputerowych. W przypadku układów z wykorzystaniem zegara i realizacji operacji elementarnych w jednym taktie zegara, np. w układzie do wykrywania neuronu zwycięskiego opartego na drzewie binarnym, lub u układzie do adaptacyjnego obliczania wag neuronów, osiągnięto bardzo mały pobór mocy. Moim zdaniem poświęcono jednak zbyt mało uwagi analizie zaburzeń występujących przy aktywacji komórek prądowych, które mają wpływ na dokładność przetwarzania sygnałów prądowych. Do ostatecznej weryfikacji poprawnej pracy tych komórek niezbędne jest przeprowadzenie testów laboratoryjnych prototypów układów scalonych, pracujących w trybie asynchronicznym z układami zegarowymi.

Reasumując, przedstawiony do oceny dorobek naukowy dr inż. Rafała Długosza złożony z cyklu 8 publikacji, **stanowi osiągnięcie naukowe**, o którym mowa w art. 16 ust. 2 „Ustawy o Stopniach Naukowych i Tytule Naukowym oraz o Stopniach i Tytule w Zakresie Sztuki”.

Pozostały dorobek naukowy Habilitanta: 5 publikacji naukowych w czasopismach znajdujących się w bazie Journal Citation Reports (JCR), oraz 20 artykułów w pozostałych czasopismach krajowych i zagranicznych. W pierwszej grupie znajdują się renomowane czasopisma takie, jak np. Electronics Letters oraz Bulletin of the Polish Academy of Science. Dr inż. Rafał Długosz był jedynym autorem tylko kilku referatów konferencyjnych, natomiast nie ma samodzielnego artykułu w czasopiśmie.

Należy jedna zwrócić uwagę na fakt, że po pierwsze specyfika projektowania i realizacji układów scalonych polega w dużej mierze na pracy zespołowej, ponadto w pracach współautorskich rola Habilitanta była jasna i polegała na zaproponowaniu i sprawdzeniu koncepcji asynchronicznego mechanizmu sąsiedztwa w strukturach równoległych i jego implementacji na poziomie tranzystorów (symulacje komputerowe). W przypadku pozostałych struktur projektowanych i realizowanych w technologii CMOS, takich jak topologie i algorytmy uczenia sieci neuronowych oraz w przypadku układu multipleksera, Autor był inicjatorem koncepcji i weryfikacji komputerowej. Brał również czynny udział przy budowie stanowisk laboratoryjnych i badaniu układów prototypowych.

Na podstawie dokumentacji można stwierdzić, że rola Habilitanta w prezentowanych pracach była istotna, a Autor wnosił twórczy wkład i wykazał się umiejętnością pracy w zespołach naukowych.

Projekty badawcze

Dr inż. Rafał Długosz był uczestnikiem dwóch zagranicznych projektów badawczych (REASON oraz szwajcarskiego projektu CTI). Uczestniczył też w 4 grantach KBN, wśród których znalazł się również grant promotorski realizowany w latach 2001-2003. Ponadto, Autor brał czynny udział w projektach lokalnych w czasie swoich licznych wyjazdów zagranicznych. Tytuły i zakres tych projektów nie zostały dokładnie opisane w dokumentacji wniosku o przeprowadzenie postępowania habilitacyjnego.

Konferencje międzynarodowe i krajowe

Dr inż. Rafał Długosz jest autorem lub współautorem 66 referatów opublikowanych w materiałach konferencji międzynarodowych poświęconych tematyce mikroelektroniki ze szczególnym uwzględnieniem analizy i projektowania sztucznych sieci neuronowych.

Nagrody

Dr inż. Rafał Długosz został nagrodzony trzema nagrodami Fundacji na Rzecz Nauki Polskiej: otrzymał dwa stypendia dla młodych naukowców w latach 2002-2003 i 2005-2006 oraz jako laureat programu Kolumb otrzymał grant Fundacji na lata 2011-2012. Ponadto otrzymał 4 nagrody rektorskie: jedną z Politechniki Poznańskiej i trzy zespołowe z UPT w Bydgoszczy. Pracę doktorską obronił z wyróżnieniem.

Ponadto w czasie licznych pobytów zagranicznych (Niemcy, Kanada, Szwajcaria) otrzymywał stypendia naukowe, między innymi stypendium Marie Curie 6 Programu Ramowego UE.

Ocena dorobku dydaktycznego i popularyzatorskiego oraz informacja o współpracy międzynarodowej

Habilitant, oprócz polskich uczelni był zatrudniony w zagranicznych instytucjach badawczych: w University of Alberta w Kanadzie w latach 2005 -2008, w EPFL, IMT, ESPLAB w Szwajcarii w latach 2009 – 2012, a od 2010 roku współpracuje z CMOS Emerging Technologies Research Inc. w Kanadzie. Ponadto przebywał na stażach w Edmonton w Kanadzie w 2006 r. oraz na 3 miesięcznym stażu w IHP w Niemczech. Większość artykułów stanowiących recenzowane osiągnięcie naukowe powstała w wyniku tej współpracy międzynarodowej.

Dr inż. Rafał Długosz brał udział w organizacji dwóch konferencji: krajowej KKTOiUE w 1998 r. oraz Międzynarodowej IEEE Signal Processing Workshop w latach 1009 - 2005. W ramach działalności dydaktycznej prowadził wykłady oraz zajęcia audytoryjne i laboratoryjne z jedenastu przedmiotów. Na uwagę zasługuje przygotowanie i prowadzenie zajęć za granicą w języku angielskim w Kanadzie i Szwajcarii.

Wniosek końcowy:

Oceniam pozytywnie dorobek naukowy, dydaktyczny i organizacyjny dr inż. Rafała Długosza, zwłaszcza w obszarze prowadzonych prac badawczych jak i opracowanych rozwiązań w technologii CMOS. Habilitant spełnia wszystkie wymagania stawiane kandydatom do stopnia naukowego dr habilitowanego. Jego aktywność i cała sylwetka naukowa zasługują na postawienie wniosku na podstawie „Ustawy o Stopniach Naukowych i Tytule Naukowym oraz o Stopniach i Tytule w zakresie Sztuki” z 14 marca 2003 roku (Dz. U. 65, poz. 595) o nadanie stopnia naukowego dra habilitowanego w dyscyplinie elektronika.


Zygmunt Ciota